Sistemi Operativi

AAF - Secondo anno - 3CFU

A.A. 2020/2021

Corso di Laurea in Matematica

Architettura di un elaboratore

Annalisa Massini

Dipartimento di Informatica
Sapienza Università di Roma

Informazioni Generali sul Corso

- **Orario fino al 18 dicembre 2020**
  - giovedì e venerdì 13:00-15:00
  - **on-line** - **Aula C**
- **Testi di riferimento**
  - W. Stallings, *Operating Systems, Internals and Design Principles*, disponibile la settima edizione al link: `https://dinus.ac.id/repository/docs/ajar/Operating_System.pdf`
  - F. C. A. Johnson, *Pro Bash Programming (Scripting the GNU/Linux Shell)*, Apress
  - slide e dispense che verranno messe a disposizione sulla pagina del corso e/o su Classroom
- **Modalità esame** - scritto e/o prova di laboratorio

Argomenti della lezione

1. Introduzione
   - I sistemi operativi
2. Architettura di un elaboratore
   - Descrizione generale
   - I registri
   - Le istruzioni
   - Le interruzioni
   - La memoria
   - Input/Output

Introduzione

I sistemi operativi

Sistema Operativo

- Sfrutta le risorse hardware di un sistema computerizzato
  - uno o più processori
  - memoria primaria (RAM)
  - memoria secondaria (dischi)
  - dispositivi di input/output

- Fornisce un insieme di servizi agli utenti
  - in particolare, offre un ambiente di esecuzione **facilitato** alle applicazioni utente

Sistemi Operativi: Esempi

- Windows
  - ultima versione: Windows 10
- macOS
  - ultima versione: macOS Mojave
- Linux Ubuntu
  - ultima versione: Ubuntu 19.04 (Disco Dingo)
- Windows Phone, iOS, Android

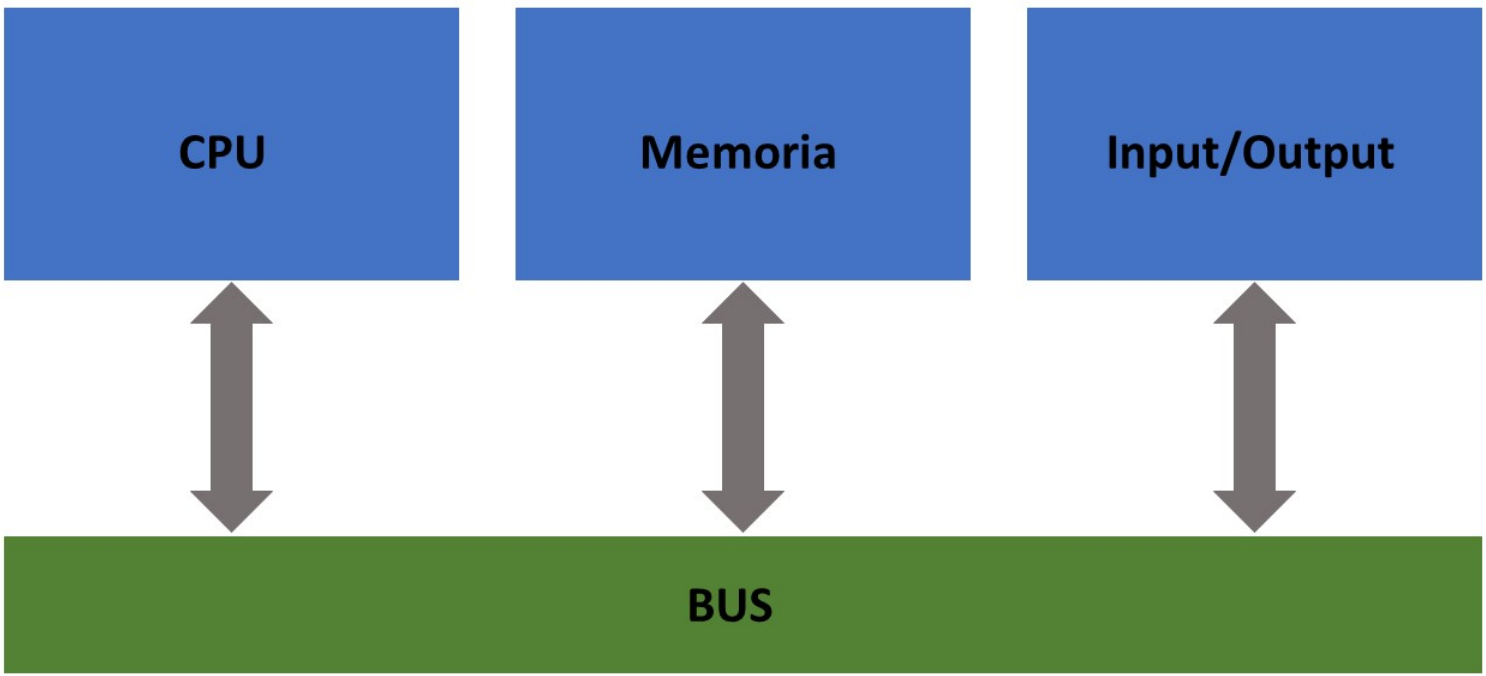
Architettura di un elaboratore

Descrizione generale

Definizione di elaboratore

- Un elaboratore è un sistema complesso che contiene milioni di componenti elettronici di base
- Le funzioni base di un elaboratore sono:
  - Elaborazione di informazioni/dati - Data processing
  - Memorizzazione di informazioni/dati - Data storage
  - Spostamento di informazioni/dati - Data movement
  - Attività di controllo - Control

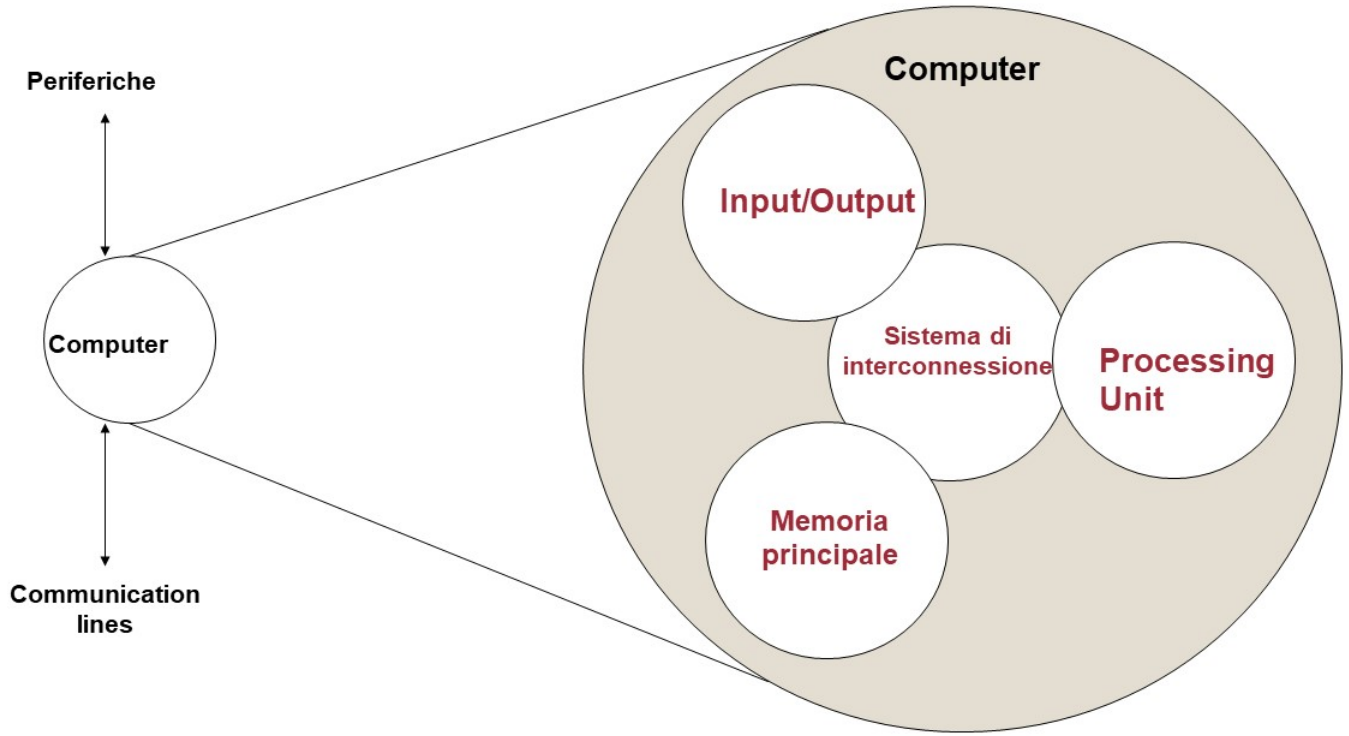
Architettura di Von Neumann



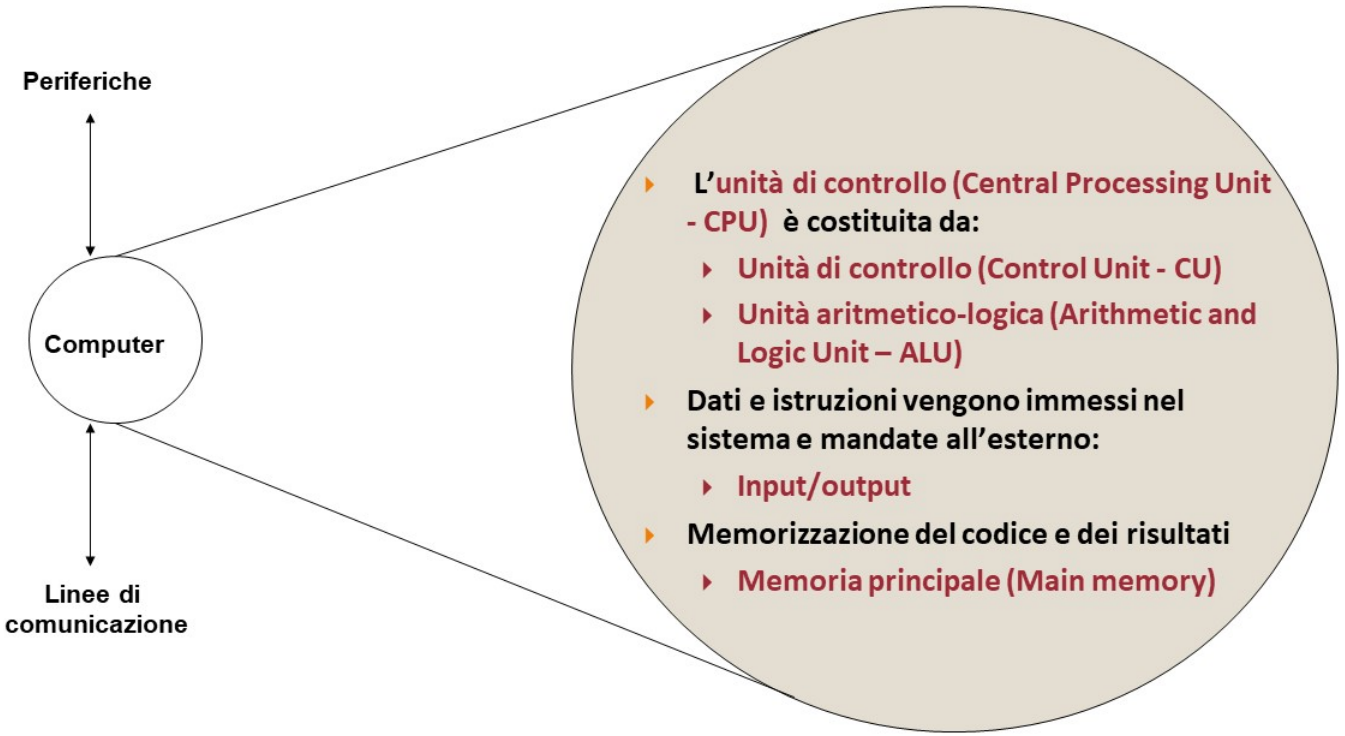
Compiti di un elaboratore

- Un elaboratore deve essere in grado si:
  - Elaborare informazioni, che possono avere una grande varietà di formati
  - Memorizzare temporaneamente informazioni, cioè memorizzare almeno quella parte di informazioni che vengono elaborati in un dato momento
  - Trasferire informazioni (dati) all'interno dell'elaboratore e verso il mondo esterno
  - Supervisionare (controllare) queste tre funzioni

Struttura ad alto livello

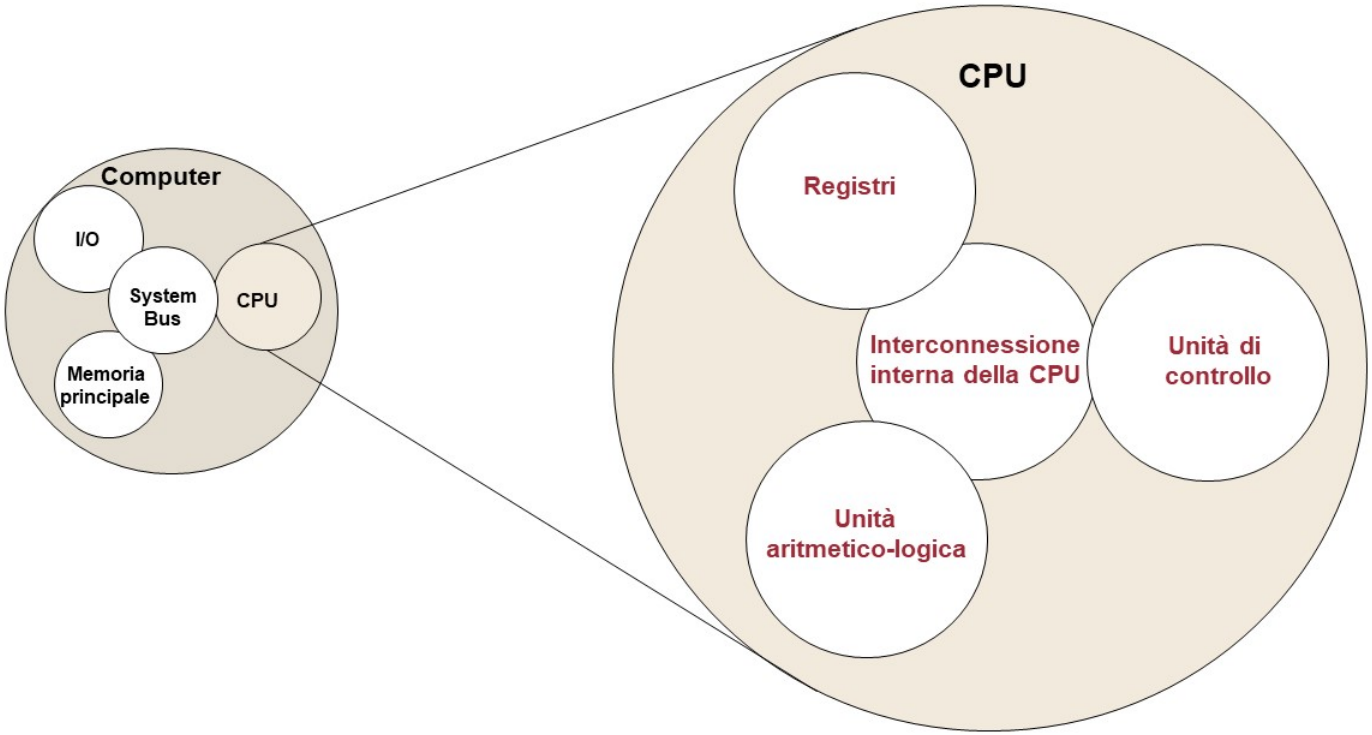


Struttura ad alto livello



- L'unità di controllo (Central Processing Unit - CPU) è costituita da:
  - Unità di controllo (Control Unit - CU)
  - Unità aritmetico-logica (Arithmetic and Logic Unit – ALU)
- Dati e istruzioni vengono immessi nel sistema e mandate all'esterno:
  - Input/output
- Memorizzazione del codice e dei risultati
  - Memoria principale (Main memory)

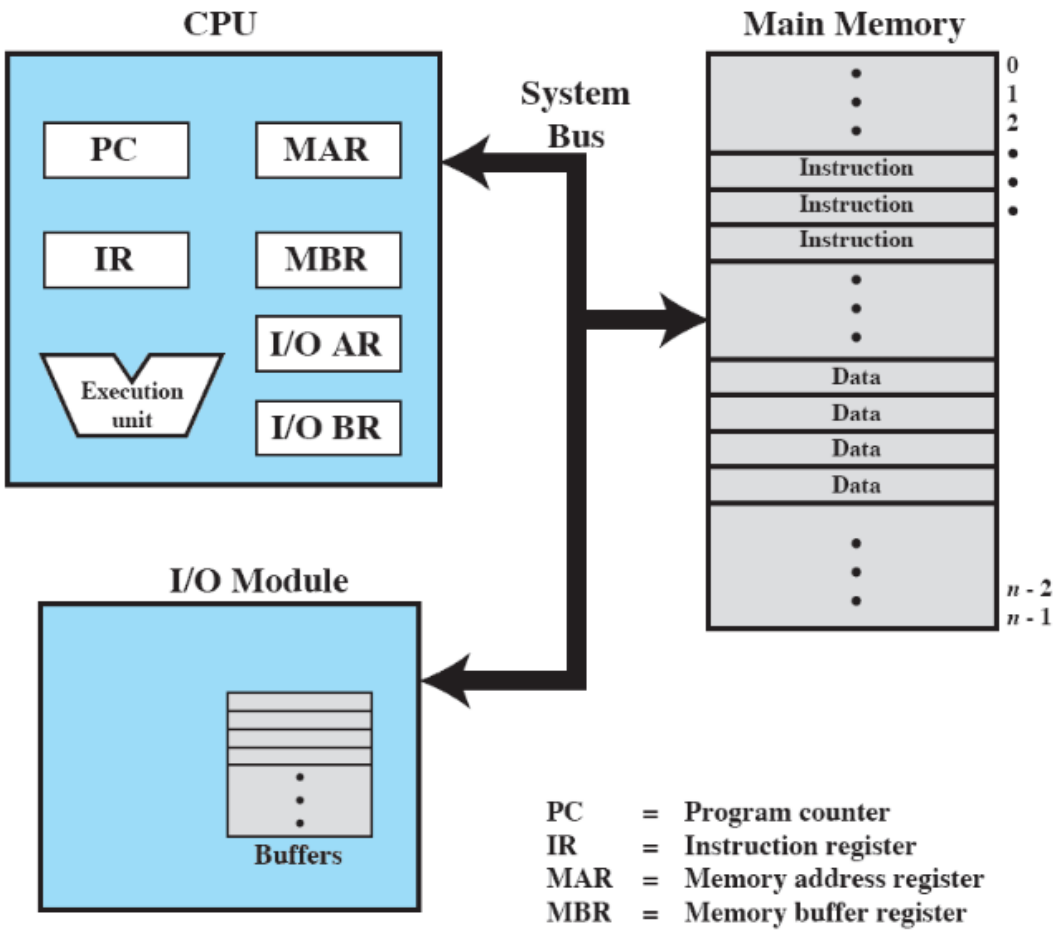
Struttura ad alto livello



Nozioni di Base: Parti Principali

- Processore
  - il cervello del computer: si occupa di tutte le computazioni
- Memoria Principale
  - volatile: se si spegne il computer, se ne perde il contenuto
  - talvolta chiamata memoria reale o primaria
- Moduli di input/output
  - dispositivi di memoria secondaria (dischi...), non volatile
  - dispositivi per la comunicazione (schede di rete...)
  - altri dispositivi: tastiera, monitor, stampante, mouse, ...
- Bus di sistema
  - mezzo per far comunicare tra loro le parti interne del computer: processori, memoria principale, e moduli di input/output

Componenti di un Computer

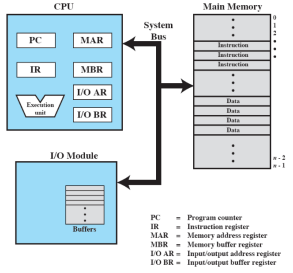


Architettura di un elaboratore

I registri

Registri del Processore

- Registri visibili dall'utente
  - usati o da chi programma in assembler o dai compilatori di linguaggi *non* interpretati
  - obbligatori per alcune istruzioni su alcuni processori
  - facoltativi per ridurre accessi alla memoria principale
- Registri di controllo e di stato
  - usati dal processore per controllare l'uso del processore stesso
  - usati da funzioni privilegiate del SO per controllare l'esecuzione dei programmi
- Registri *interni*
  - usati dal processore tramite microprogrammazione
  - comunicazione con memoria ed I/O

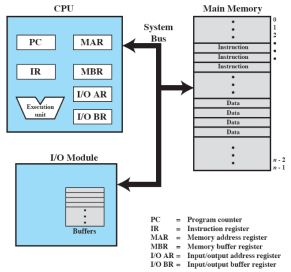


Registri Visibili dall'Utente

- Gli unici che possono essere usati *direttamente* (con il loro nome) quando si programma in linguaggio macchina (o assembler), ad es.:
  - `mov $5, %eax` (Pentium con sintassi AT&T)
  - `li $t1, 5` (MIPS, ad es. R3000A nella PlayStation)
- Possono contenere dati o indirizzi
- Nel caso contengano indirizzi, possono essere
  - puntatori diretti
  - registri-indice: per ottenere l'indirizzo effettivo, occorre aggiungere il loro contenuto ad un indirizzo base
  - puntatori a segmento: se la memoria è divisa in segmenti, contengono l'indirizzo di inizio di un segmento
    - es.: `cs`, `ds`, `ss`, `es`, `fs`, `gs` nel Pentium
  - puntatori a stack: puntano alla cima di uno stack
    - es.: `esp` per Pentium, `$sp` per MIPS

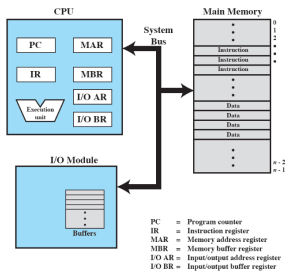
Registri Interni

- Registro dell'indirizzo di memoria
  - Memory Address Register, o MAR
  - contiene l'indirizzo della prossima operazione di lettura/scrittura
- Registro di memoria temporanea
  - Memory Buffer Register, o MBR
  - contiene i dati da scrivere in memoria, o fornisce lo spazio dove scrivere i dati letti dalla memoria
- Registro dell'indirizzo di input/output
  - I/O address register
- Registro di memoria temporanea per l'input/output
  - I/O buffer register



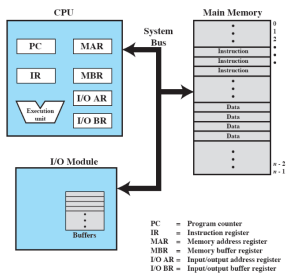
Registri di Controllo e Stato

- Contatore di Programma (Program Counter, o PC)
  - contiene l'indirizzo di un'istruzione da prelevare dalla memoria
- Registro di Istruzione (Instruction Register, o IR)
  - contiene l'istruzione prelevata più di recente
- Stato di Programma (Program Status Word, o PSW)
  - contiene le informazioni di stato, ad es: interrupt disabilitati
- Codici di condizione (o flag)
  - singoli bit settati dal processore come risultato di operazioni
  - esempi: risultato positivo, negativo, zero, overflow, ...



Registri di Controllo e Stato

- Vengono usualmente letti/modificati in modo *implicito* da opportune istruzioni assembler
  - esempio: una jump modifica il PC
- Nel Pentium sono considerati registri di controllo anche quelli per la gestione della memoria
  - ad esempio, i registri `cr0` ... `cr4` gestiscono le tabelle delle pagine
  - un bit di `cr0` abilita la paginazione tout-court

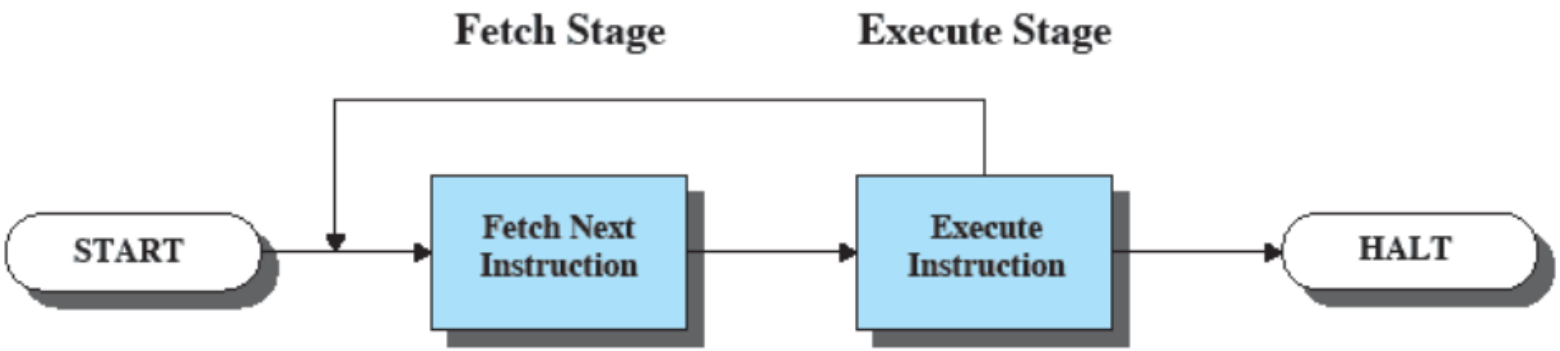


Architettura di un elaboratore

Le istruzioni

Esecuzione di un'istruzione

- Due passi
  - Il processore legge (preleva, fase di fetch) istruzioni dalla memoria (principale)
  - Il processore esegue ogni istruzione prelevata



Prelievo ed Esecuzione di un'istruzione

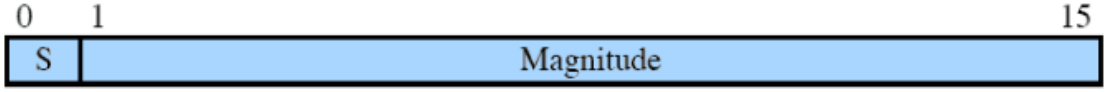
- Il processore preleva l'istruzione dalla memoria principale
- Dopo ogni prelievo il PC è incrementato
- Il PC mantiene l'indirizzo della successiva istruzione da prelevare
- Se l'istruzione è una jump, il PC verrà ulteriormente modificato dall'istruzione stessa caricando l'indirizzo di destinazione del salto

Registro dell'Istruzione

- L'istruzione prelevata viene caricata nell'IR
- Categorie di istruzioni
  - Scambio dati tra processore e memoria
  - Scambio dati tra processore e input/output
  - Manipolazione di dati
    - include operazioni aritmetiche
    - solitamente solo con registri, ma in alcuni processori anche direttamente in RAM
  - Controllo
    - modifica del PC tramite salti condizionati o non
  - Operazioni riservate
    - disabilitazione interrupt
    - disabilitazione cache

Caratteristiche di una Macchina Ipotetica

(a) Instruction format



(b) Integer format

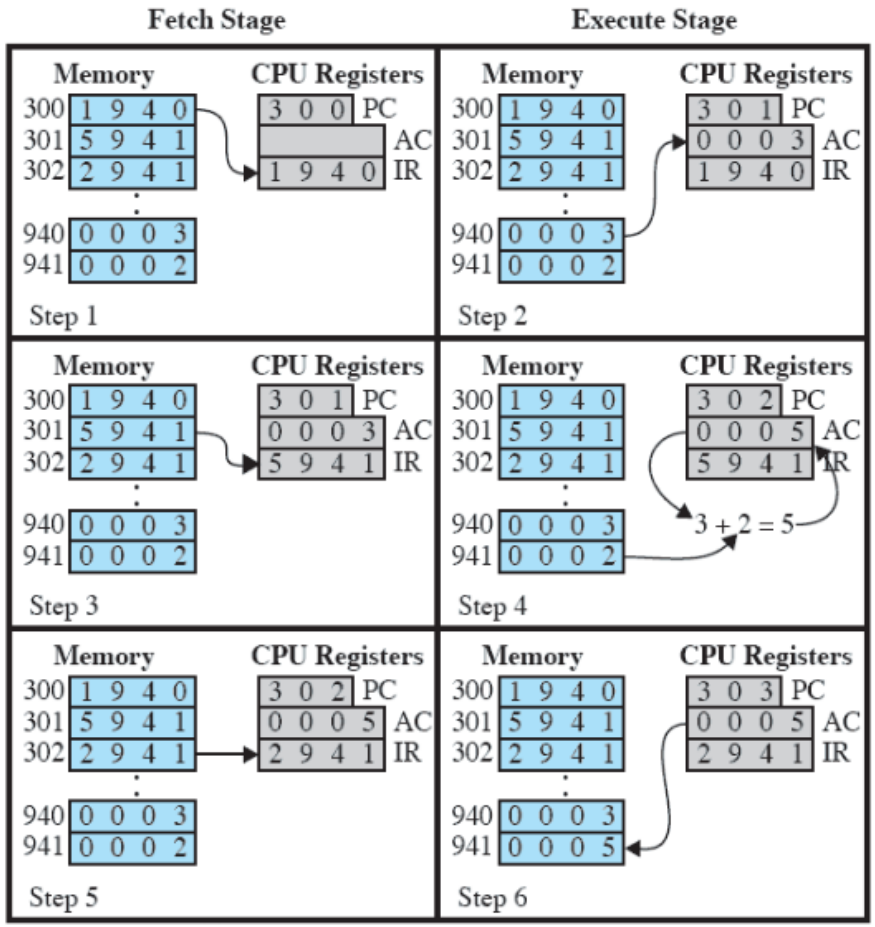
Program counter (PC) = Address of instruction
Instruction register (IR) = Instruction being executed
Accumulator (AC) = Temporary storage

(c) Internal CPU registers

0001 = Load AC from memory
0010 = Store AC to memory
0101 = Add to AC from memory

(d) Partial list of opcodes

Esempio di Esecuzione di un Programma



Architettura di un elaboratore

Le interruzioni

Interruzioni

- Le **interruzioni** interrompono la normale esecuzione sequenziale del processore
  - come conseguenza, viene eseguito del **software di sistema**, che tipicamente non è stato scritto dall'utente che sta eseguendo un certo programma
- Le **cause di un'interruzione** sono molteplici e danno luogo a diverse **classi** di interruzioni:
  - da I/O
  - da fallimento hardware
  - da programma
  - da timer

Classi di Interruzioni *Asincrone*

- **Interruzioni da input/output**
  - generate dal controllore di un dispositivo di input/output
  - per la maggior parte, i dispositivi di input/output sono più lenti del processore
  - quindi, il processore deve mettersi in pausa per aspettare che il dispositivo completi l'operazione corrente
  - segnalano il completamento o l'errore di un'operazione di I/O
- **Interruzioni da fallimento HW**
  - Improvvisa mancanza di potenza (power failure)
  - errore di parità nella memoria

Classi di Interruzioni *Asincrone*

- **Interruzioni da comunicazione tra CPU**
  - per sistemi dove ce n'è più d'una
- **Interruzioni da timer**
  - generate da un timer interno al processore
  - permettono al sistema operativo di eseguire alcune operazioni ad intervalli regolari
- Per processori Intel, gli *interrupt* sono solo questi

Classi di Interruzioni *Sincrone*

- **Interruzioni di programma** - causate principalmente da:
  - overflow
  - divisione per 0
  - debugging: single step o breakpoint
  - tentativo di esecuzione di un'istruzione macchina errata
    - opcode illegale, oppure operando non allineato
  - chiamata a *system call* (molto spesso)
  - ...

Classi di Interruzioni *Sincrone*

- Interruzioni di programma, causate principalmente da:
  - ...
  - riferimento ad indirizzo di memoria fuori dallo spazio disponibile al programma
  - riferimento ad indirizzo di memoria momentaneamente non disponibile
    - memoria virtuale: ci ritorneremo
  - tentativo di serializzare 2 eccezioni non serializzabili (raro)

Interruzioni ed istruzione di ritorno

- Per le interruzioni asincrone, una volta che l'**handler** è terminato, si riprende dall'istruzione subito successiva a quella dove si è verificata l'interruzione
- In realtà, potrebbe succedere che ci sia un *process switch*, ma ne parleremo nelle prossime lezioni
- Comunque, quando la computazione ritornerà al processo interrotto, si ricomincia dall'istruzione successiva

Interruzioni ed istruzione di ritorno

- Con le interruzioni sincrone, non è detto che si riprenda con l'istruzione successiva
  - **faults**: errore correggibile, viene *rieseguita la stessa istruzione*
    - es.: page fault
  - **aborts**: errore non correggibile, computazione terminata
    - es.: segmentation fault
  - **traps** e **system calls**: si continua dall'istruzione successiva
    - es. per traps: debugging

Fase di interruzione

- Ad ogni ciclo fetch-execute, viene anche controllato se c'è stata un'interruzione (o una exception)
- Se ècosì , il programma viene *sospeso* e viene eseguita una funzione che gestisce l'interruzione (interrupt-handler routine)

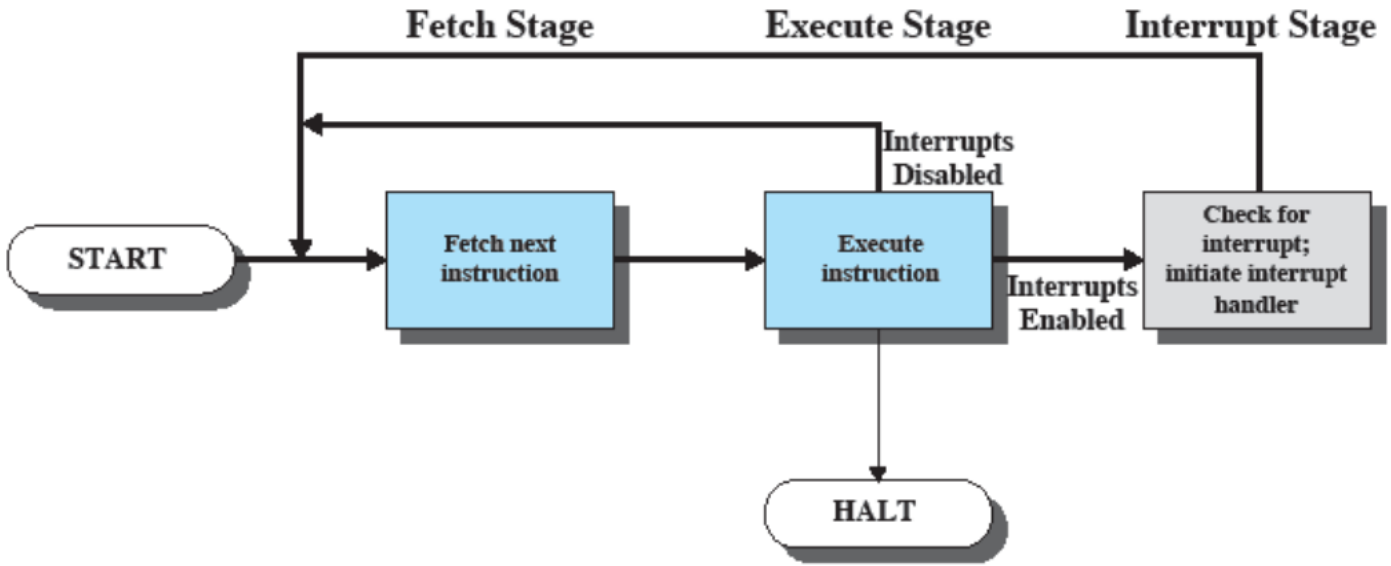
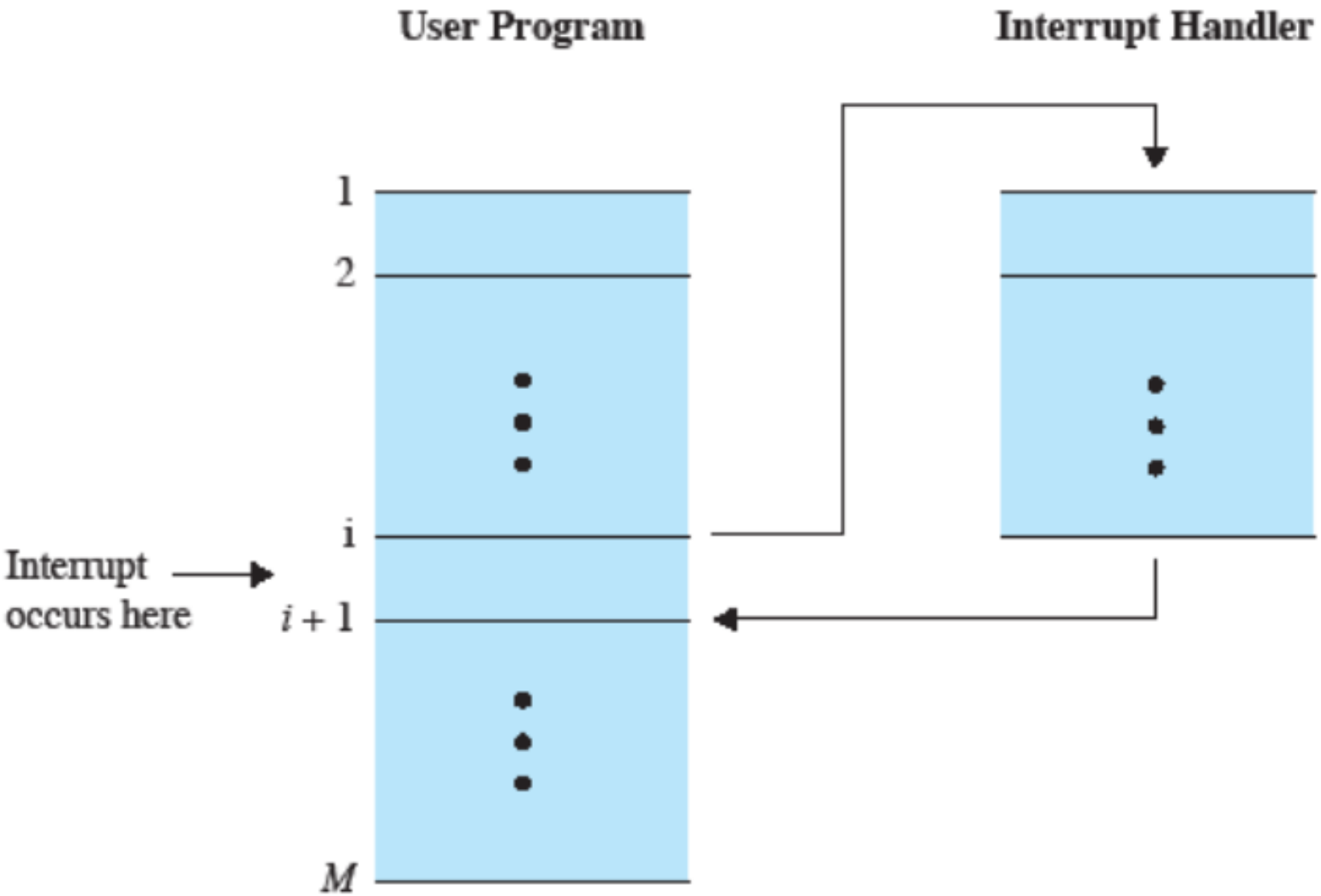


Figure 1.7 Instruction Cycle with Interrupts

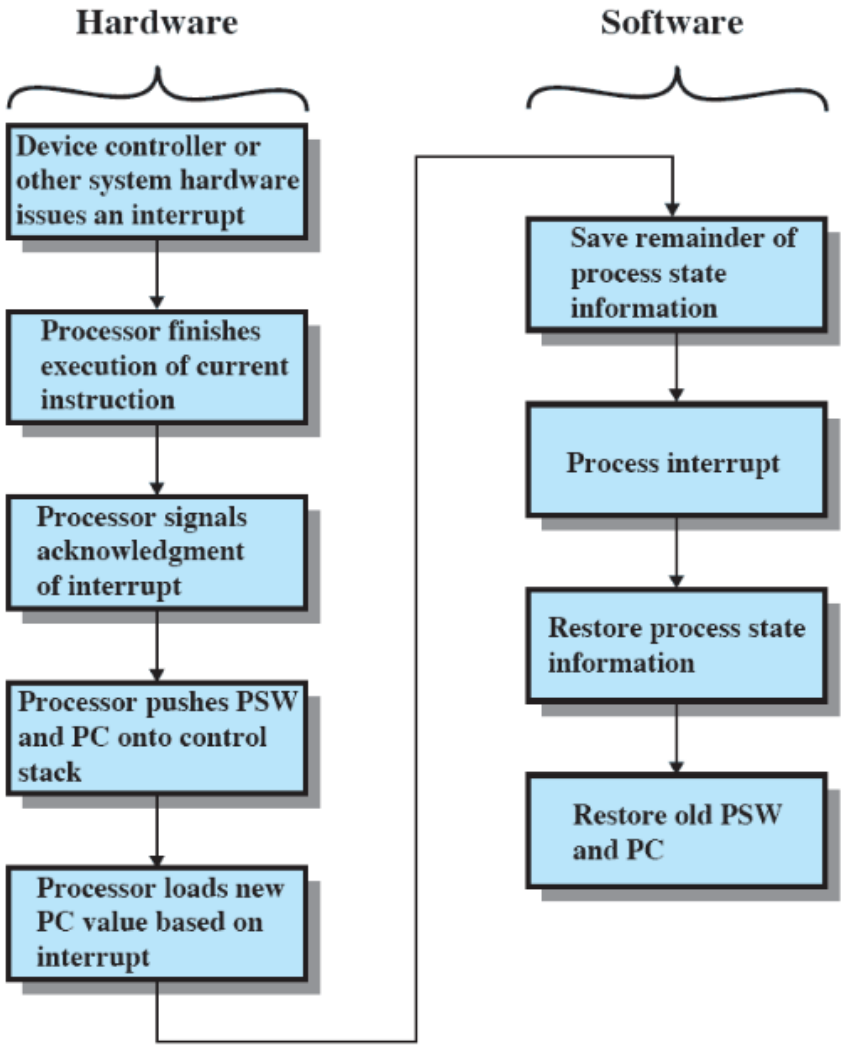
Interruzioni: trasferimento del controllo

- L'**interrupt handler** è una funzione particolare: nel programma utente non era prevista
- Sistema operativo e hardware collaborano per salvare le informazioni (almeno registro di stato e program counter) e settare il program counter al nuovo valore
  - normalmente, questo lo fa il *programmatore* (se scrive direttamente in assembler) o il *compilatore*
  - corrisponde a una chiamata a funzione, ma non è stata scritta dal programmatore, ma fin qui niente di così strano (esistono le librerie...)
  - il fatto è che, nel punto in cui avviene questa *chiamata*, il programma utente non prevedeva affatto di effettuare la chiamata all'interrupt handler!
  - in particolare per le *interruzioni vere* - **eccezioni** - si sa che è possibile che vengano sollevate
  - per funzioni *normali* salvare il registro di stato è superfluo, mentre qui è importante

Interruzioni: trasferimento del controllo

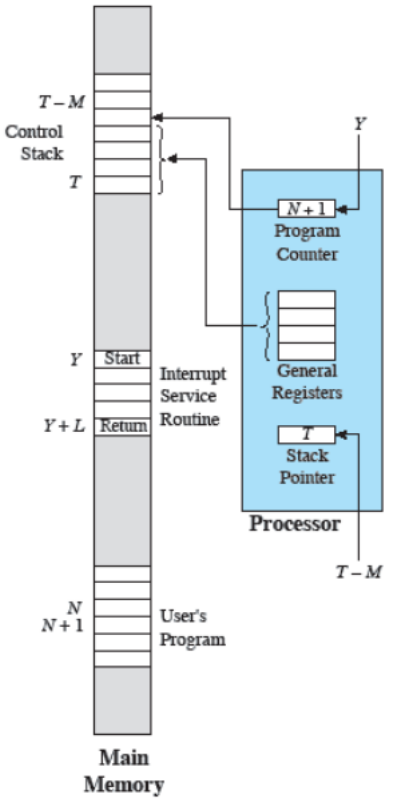


Interruzioni: trasferimento del controllo



Interruzioni: modifiche a memoria e registri

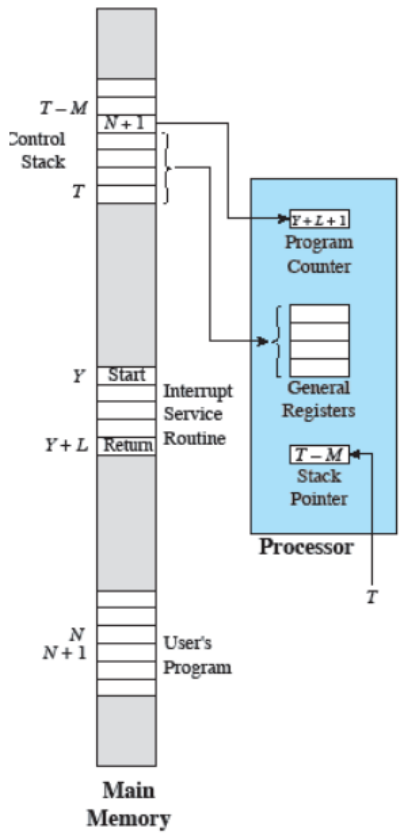
Il processore sta eseguendo l'istruzione all'indirizzo N quando arriva un'interruzione, da gestire con l'handler all'indirizzo Y



(a) Interrupt occurs after instruction at location N

Interruzioni: modifiche a memoria e registri

L'handler è completato, si torna all'indirizzo $N + 1$
Se l'interruzione era una *fault* correggibile, si torna all'indirizzo N
(es.: dopo un page fault)



(b) Return from interrupt

Interruzioni disabilitate

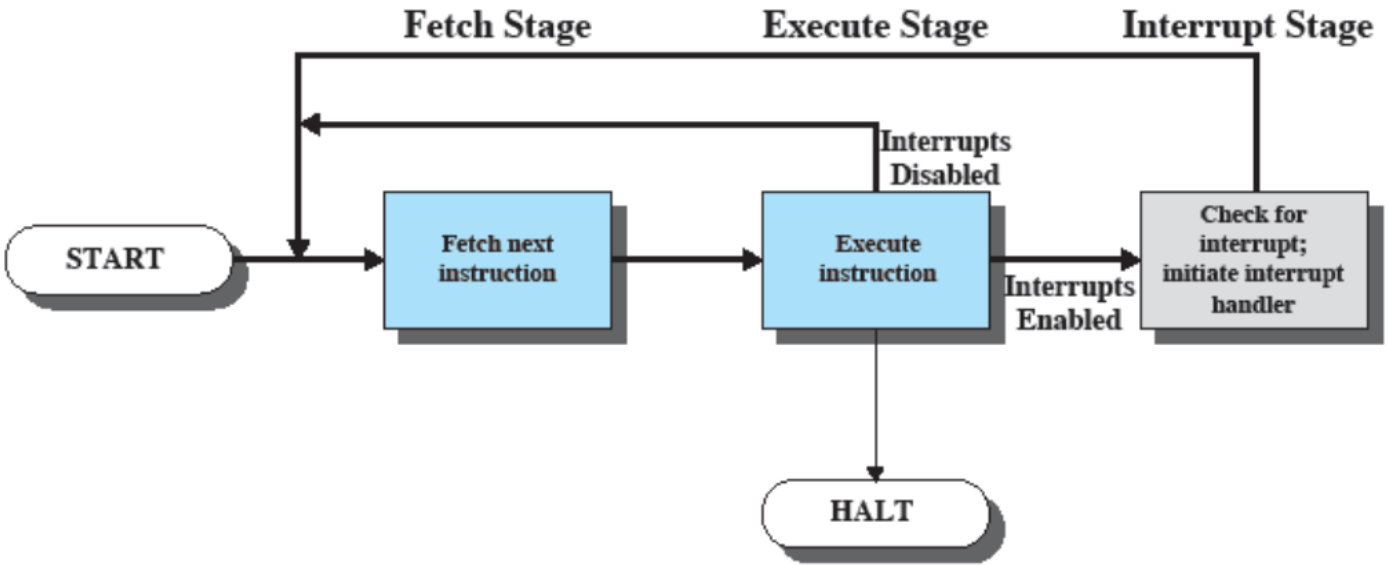
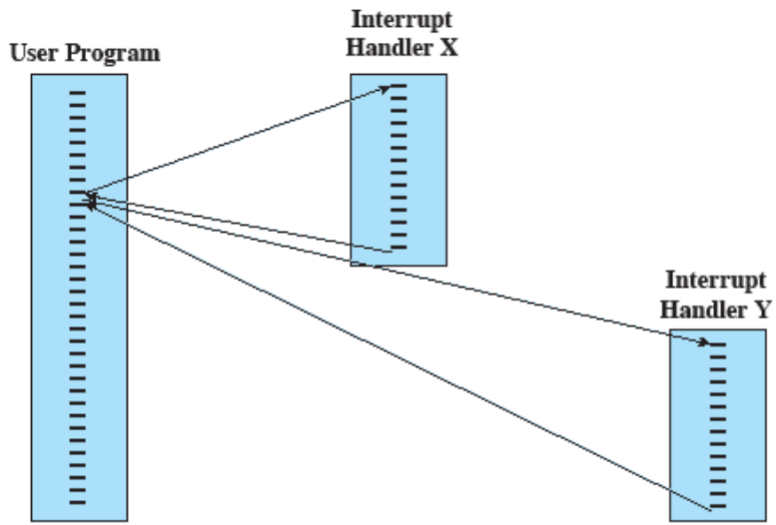
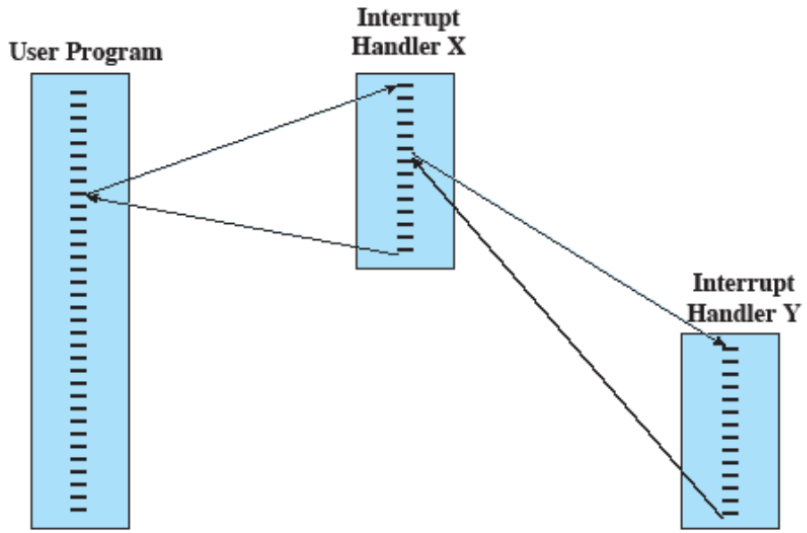


Figure 1.7 Instruction Cycle with Interrupts

Interruzioni: sequenziali ed annidate

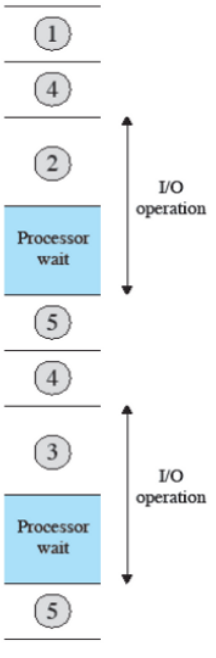


(a) Sequential interrupt processing



(b) Nested interrupt processing

Multiprogrammazione

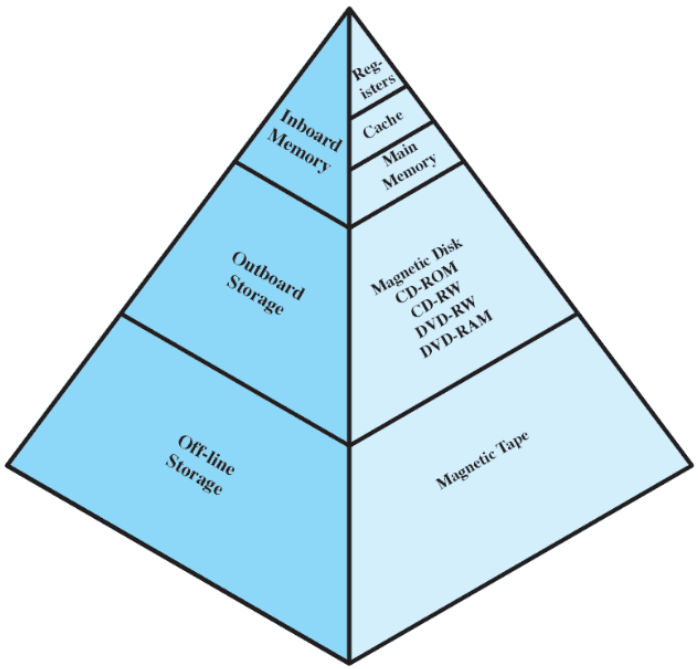


- Un processore deve eseguire più programmi contemporaneamente
- La sequenza con cui i programmi sono eseguiti dipende dalla loro priorità e dal fatto che siano o meno in attesa di input/output
- Alla fine della gestione di un'interruzione, il controllo potrebbe non tornare al programma che era in esecuzione al momento dell'interruzione

Architettura di un elaboratore

La memoria

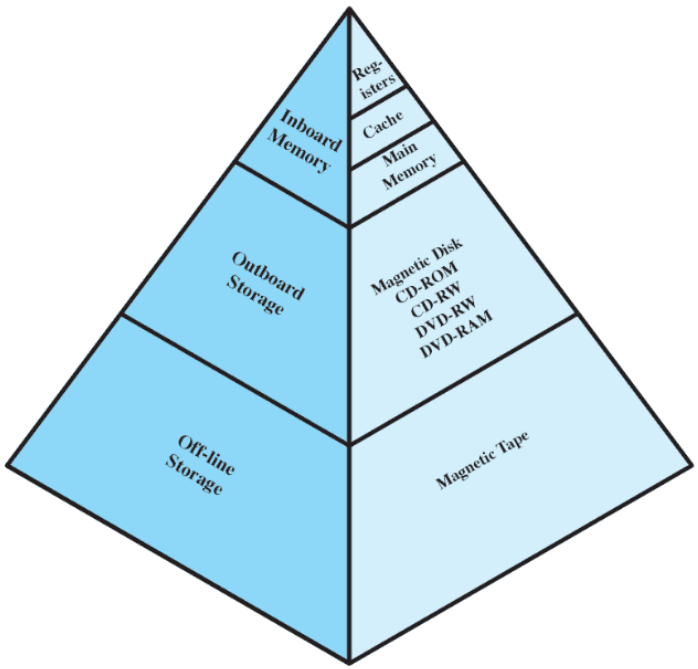
Gerarchia di memoria



Dall'alto verso il basso

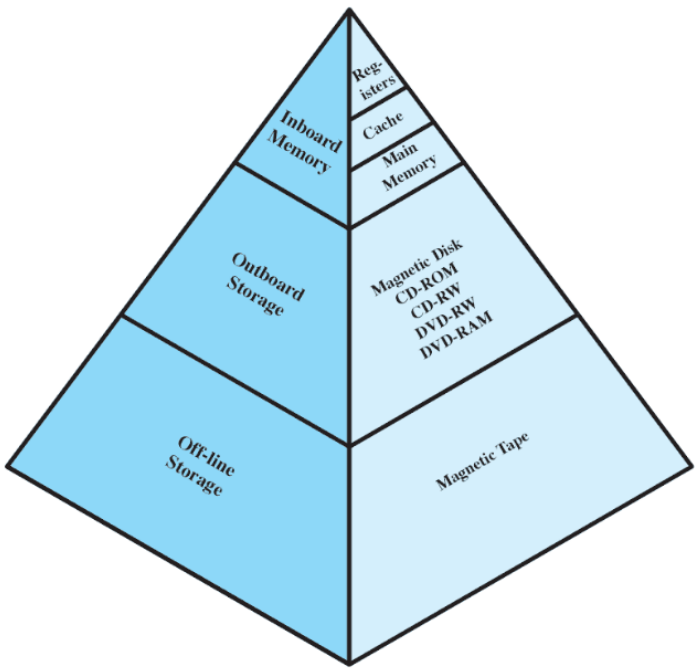
- Diminuisce la velocità di accesso
- Diminuisce il costo al bit
- Aumenta la capacità
- Diminuisce la frequenza di accesso alla memoria da parte del processore

Gerarchia della memoria: Memoria Secondaria



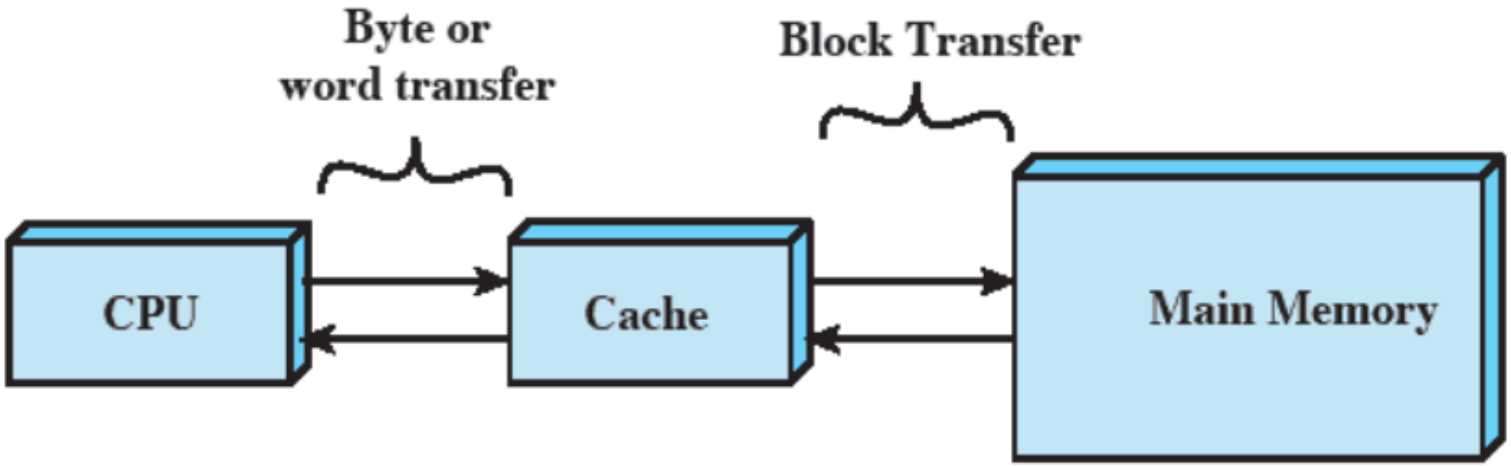
- Corrisponde all'outboard e all'offline storage
- Memoria *ausiliaria* ed *esterna*
- Non volatile: se si spegne il computer, il contenuto rimane
- Usata per memorizzare i files contenenti programmi o dati

Gerarchia della memoria: Memoria Cache



- Anche nell'inboard memory ci sono importanti differenze di velocità
- Infatti, la velocità del processore è maggiore della velocità di accesso alla memoria principale
- Per evitare eccessivi tempi di attesa, tutti i computer hanno una memoria cache
- La cache è una memoria piccola e veloce, che sfrutta il principio di località

Cache e Memoria Principale



Cache: Nozioni di Base

- Contiene copie di porzioni della memoria principale
- Il processore prima controlla se un dato è nella cache
- Se non c'è, il corrispondente blocco di memoria principale viene caricato nella cache
- Siccome vale la *località dei riferimenti*, è probabile che il dato appena caricato serva ancora nell'immediato futuro
  - in generale, i futuri riferimenti in memoria ricadranno probabilmente nel blocco appena caricato
- Gestione totalmente demandata all'hardware
  - il programmatore non "vede" la cache, neanche se usa l'assembler
  - quindi, non la "vede" neanche un compilatore
  - e neanche il sistema operativo, che però la "imita" spesso

Cache vs. Memoria Principale

$$\frac{2^n}{K} >> C;\ |Tag| = \log_2 \frac{2^n}{K};\ \text{tipicamente, } K = 4$$

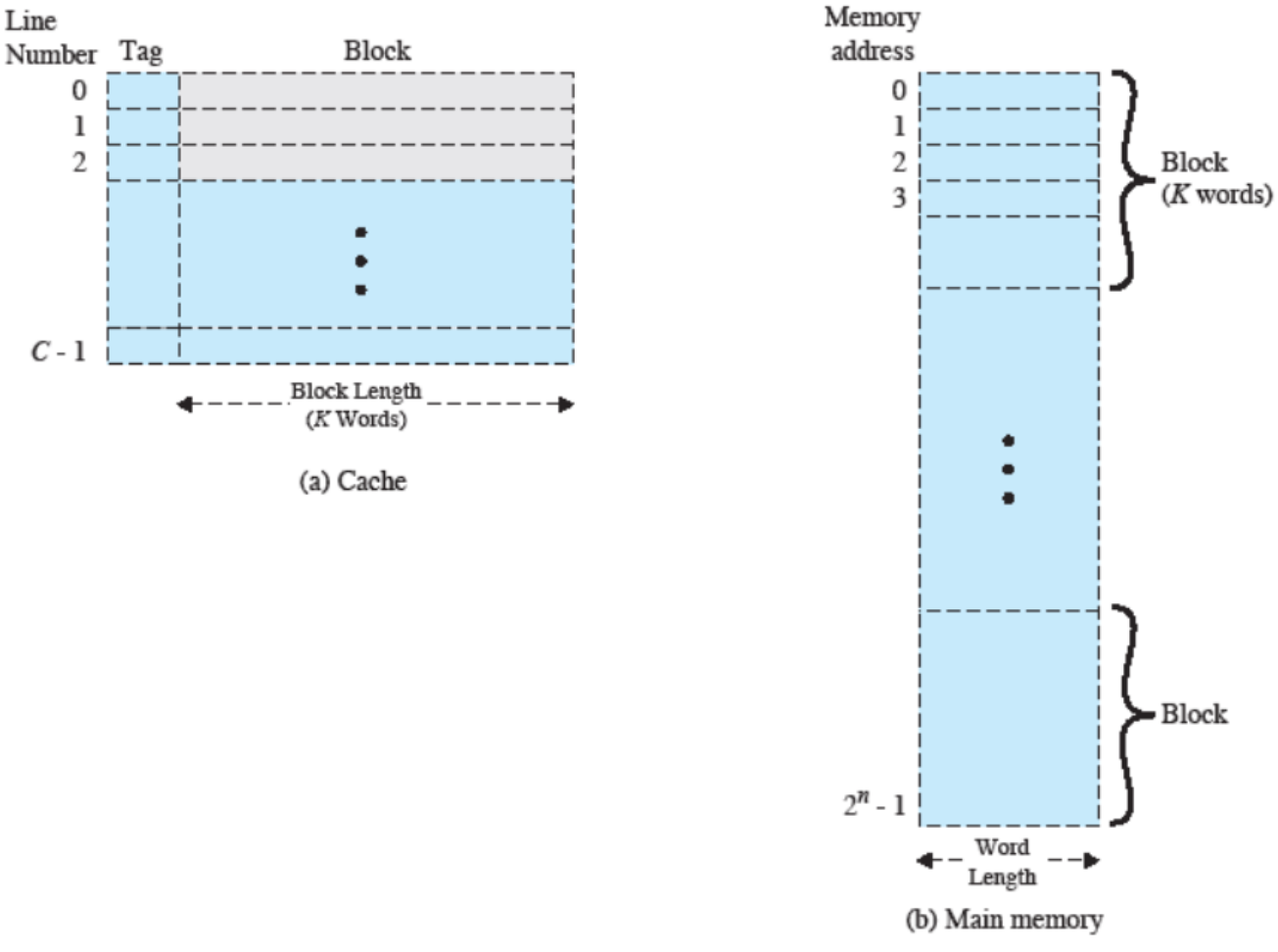
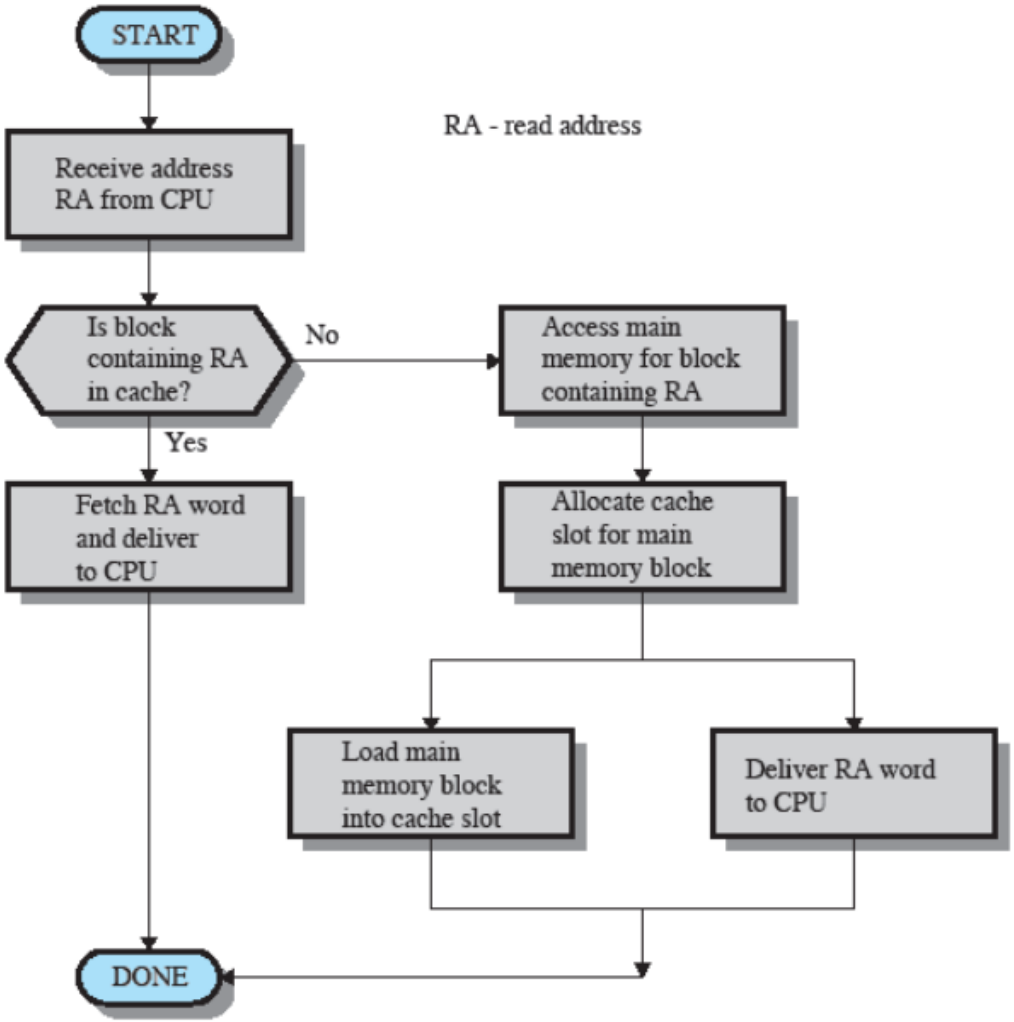


Figure 1.17 Cache/Main-Memory Structure

Lettura dalla Cache



Cache: Nozioni di Base

- Capacità della cache
  - cache anche piccole hanno un grande impatto sulle performance
- Misura dei blocchi
  - i dati scambiati tra memoria e cache sono in quantità multiple di un blocco
  - incrementare la misura del blocco aumenta il numero di accessi riusciti
  - ma incrementarla troppo è controproducente: saranno di più anche i dati che vengono rimossi
  - il che abbassa la probabilità di accesso riuscito

Cache: Nozioni di Base

- Funzione di mappatura
  - determina la locazione della cache nella quale andrà messo il blocco proveniente dalla memoria
- Algoritmo di rimpiazzamento
  - sceglie il blocco da rimpiazzare
  - algoritmo Least-Recently-Used (LRU): si rimpiazza il blocco usato meno di recente
- Politica di scrittura
  - determina quando occorre scrivere in memoria
  - può accadere ogni volta che un blocco viene modificato (*write-through*)
  - può accadere quando il blocco è rimpiazzato (*write-back*)
  - occorre minimizzare le operazioni di scrittura
  - questo vuol dire che la memoria può trovarsi in uno stato "obsoleto", ovvero non in linea con il contenuto della cache

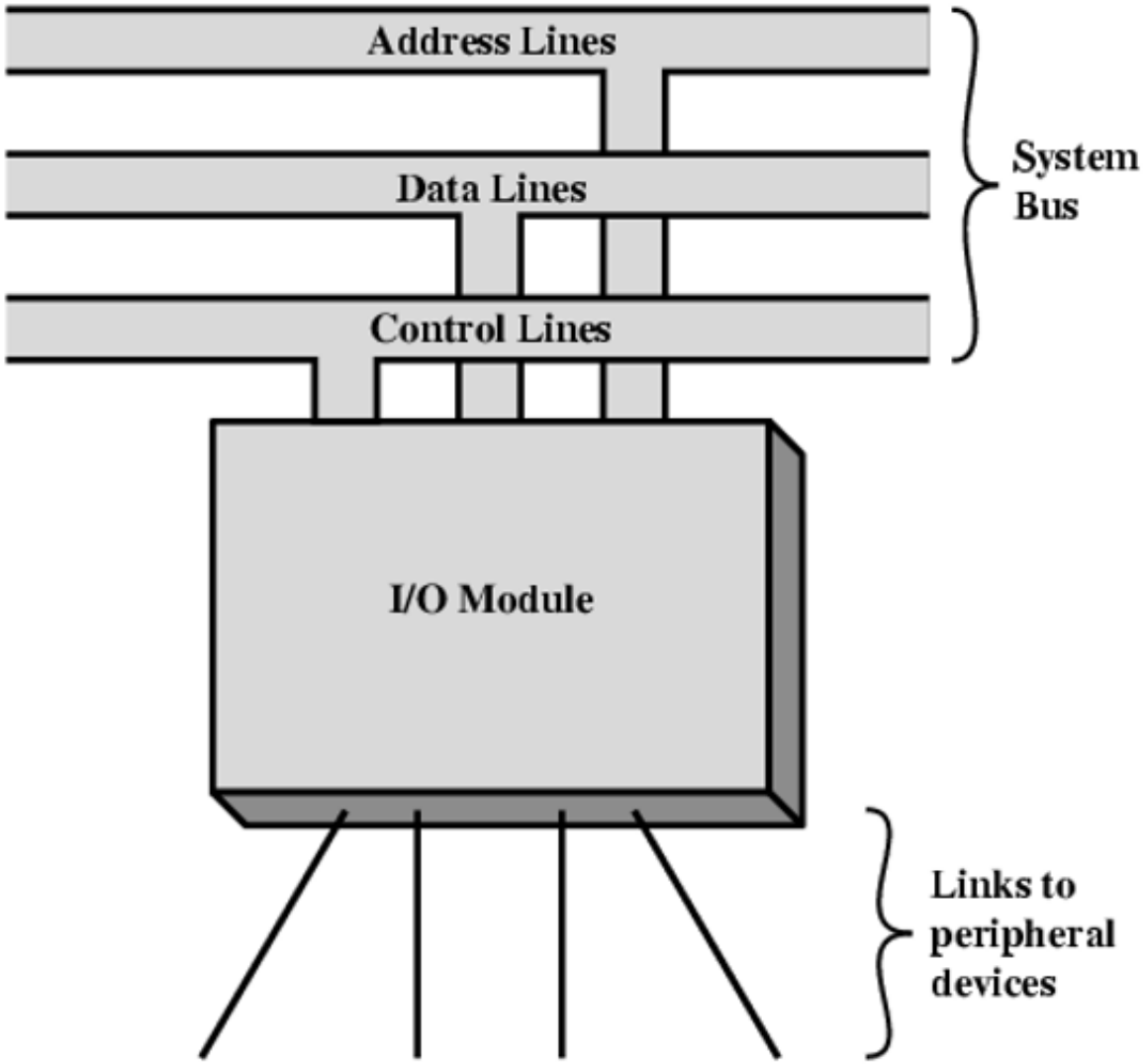
Architettura di un elaboratore

Input/Output

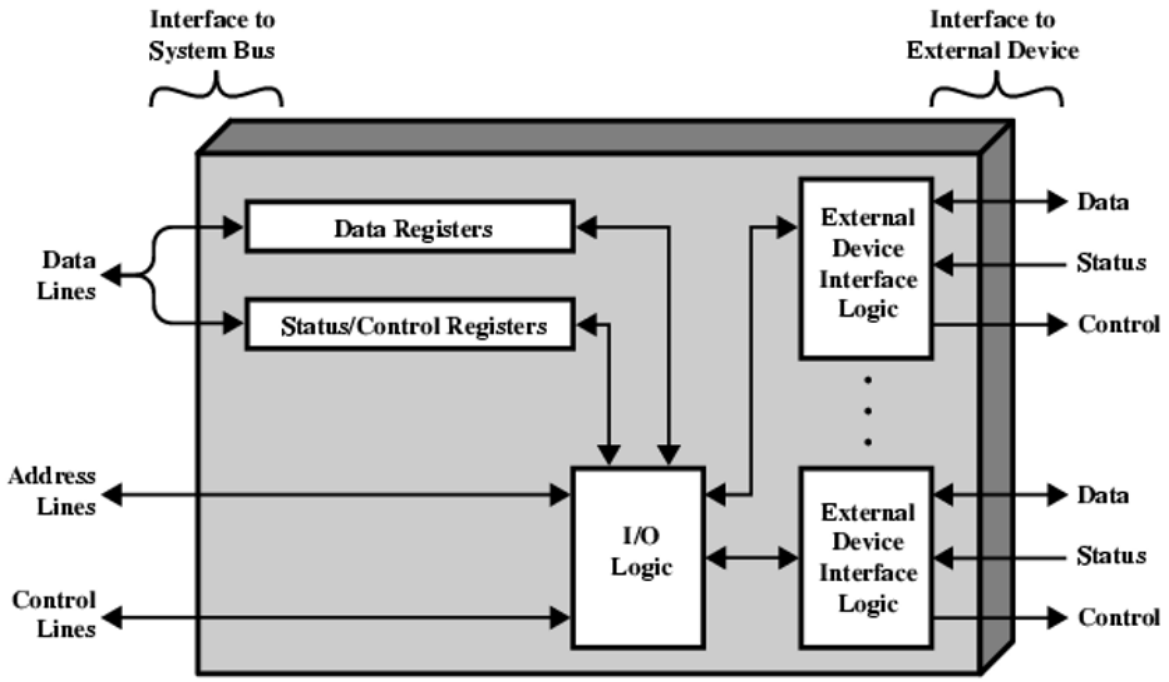
Generalità sui meccanismi di I/O

- Grande varietà di dispositivi per I/O (periferiche)
  - gestiscono diverse quantità di dati
  - lavorano a diverse velocità
  - gestiscono dati in formati diversi
- I dispositivi di I/O sono più lenti della CPU e della RAM
- Necessità di **moduli di I/O**
- Un modulo di Input/Output fornisce:
  - un'interfaccia tra CPU e memoria
  - un'interfaccia con una o più periferiche

Moduli di I/O


Address Lines
Data Lines
Control Lines
System Bus
I/O Module
Links to peripheral devices

Moduli di I/O


Interface to System Bus
Interface to External Device
Data Registers
Status/Control Registers
Data Lines
Address Lines
Control Lines
I/O Logic
External Device Interface Logic
External Device Interface Logic
Data
Status
Control
Data
Status
Control

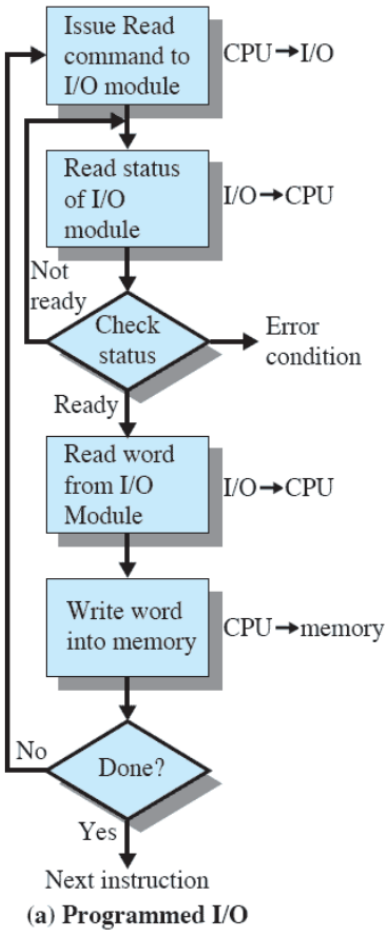
Moduli di I/O

- Azioni del modulo di I/O
  - il CPU controlla lo stato del modulo di I/O
  - il modulo di I/O restituisce il suo stato
  - se il modulo di I/O è pronto, la CPU richiede il trasferimento di dati
  - il modulo richiede i dati alla periferica
  - il modulo trasferisce i dati alla CPU

Moduli di I/O

- Tipi di realizzazione di I/O
  - I/O programmato
  - I/O da interruzioni
  - Accesso diretto alla memoria - Direct Memory Access (DMA)

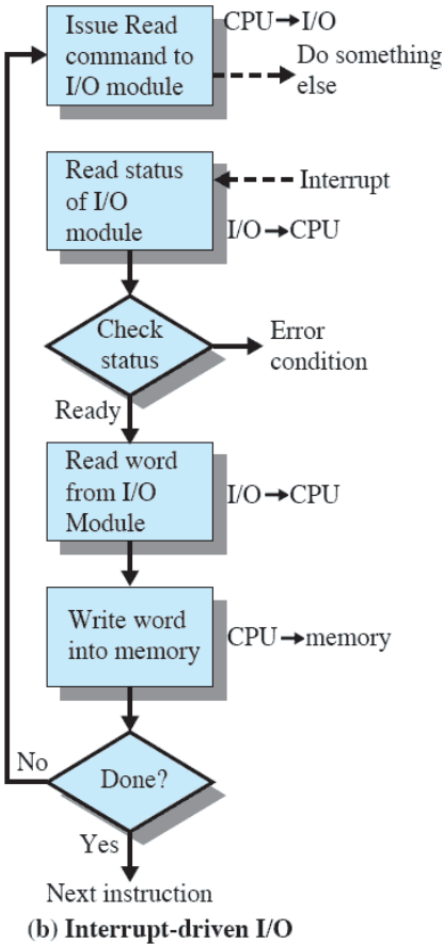
I/O Programmato



(a) Programmed I/O

- Il più vecchio modo di fare I/O
- Il processore dirige l'azione di trasferimento, che viene eseguita dal modulo di I/O,
- Imposta i bit appropriati sul registro di stato dell'I/O
- Non ci sono interruzioni
- Il processore controlla lo status finché l'operazione non è completata

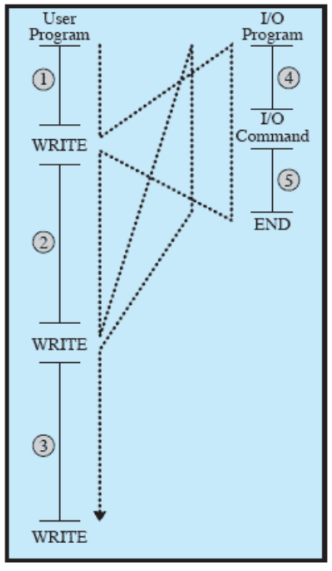
I/O da Interruzioni



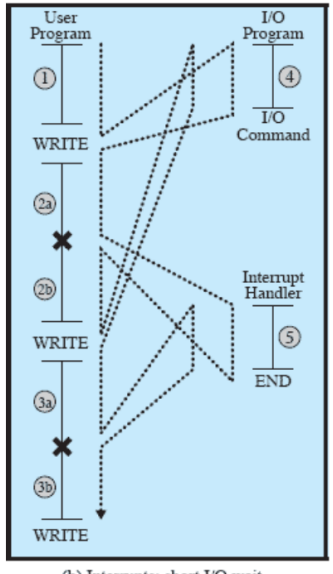
(b) Interrupt-driven I/O

- È un modo più moderno per fare I/O
- Il processore viene interrotto quando il modulo I/O è pronto a scambiare dati
- Il processore salva il contesto del programma che stava eseguendo e comincia ad eseguire il gestore dell'interruzione
- Il processore non rimane in attesa
- Il processore comunque consuma molto tempo perchè ogni singolo dato letto o scritto avviene con interruzione

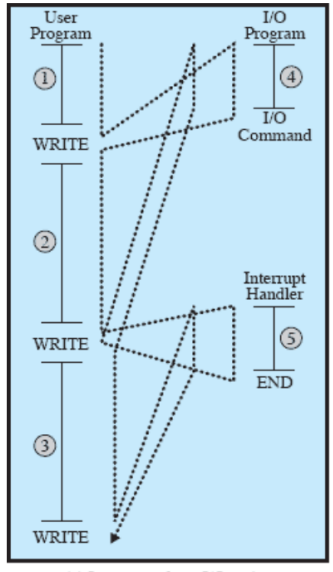
Programma: Flusso di Controllo



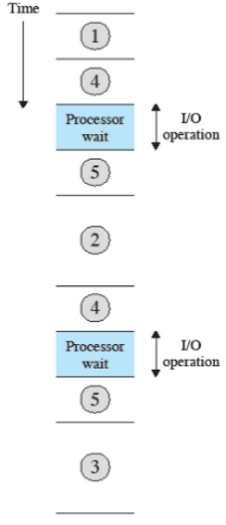
(a) No interrupts

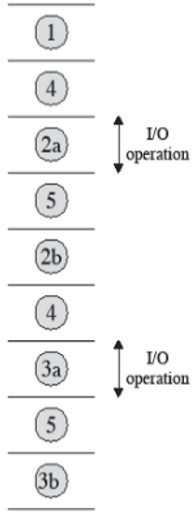


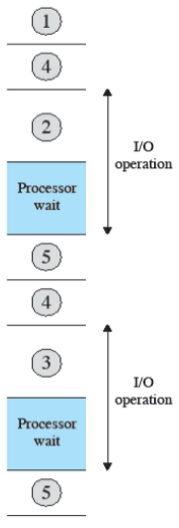
(b) Interrupts; short I/O wait



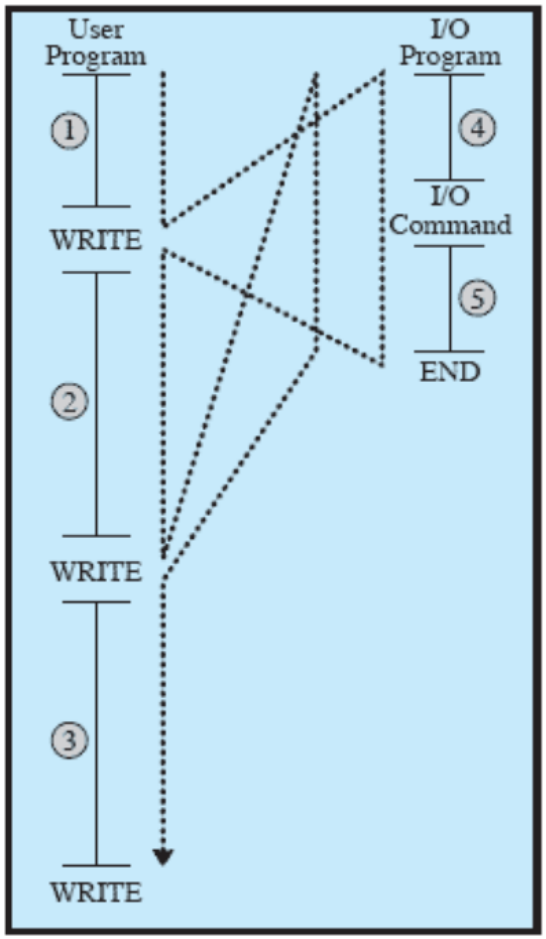
(c) Interrupts; long I/O wait



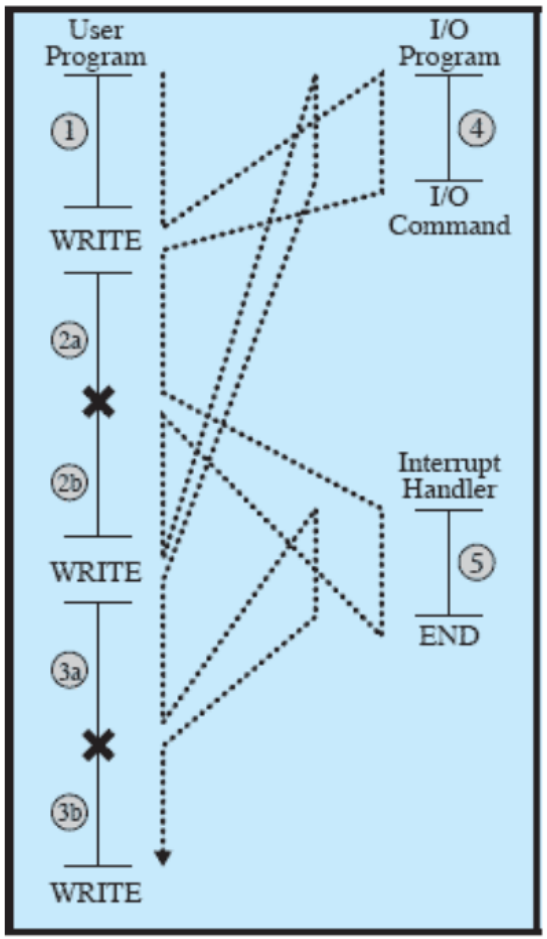




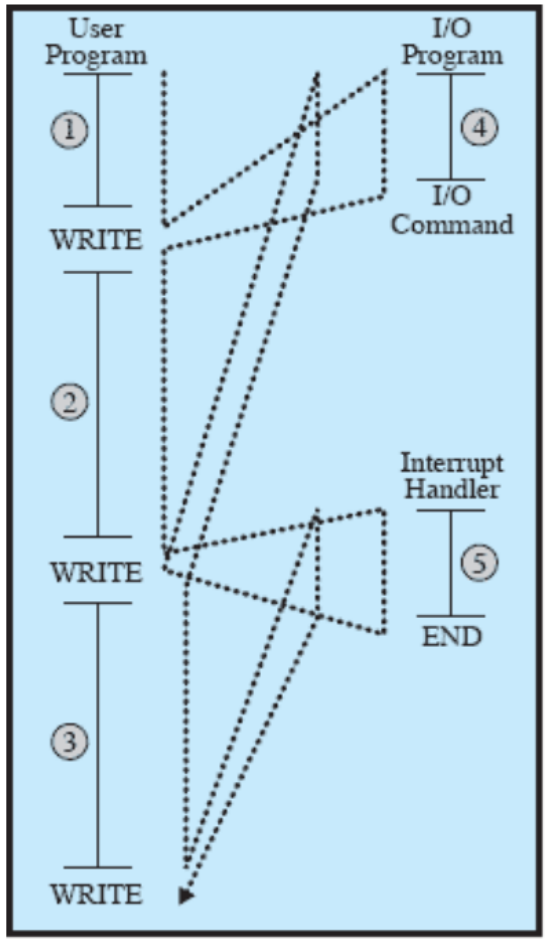
Programma: Flusso di Controllo



(a) No interrupts

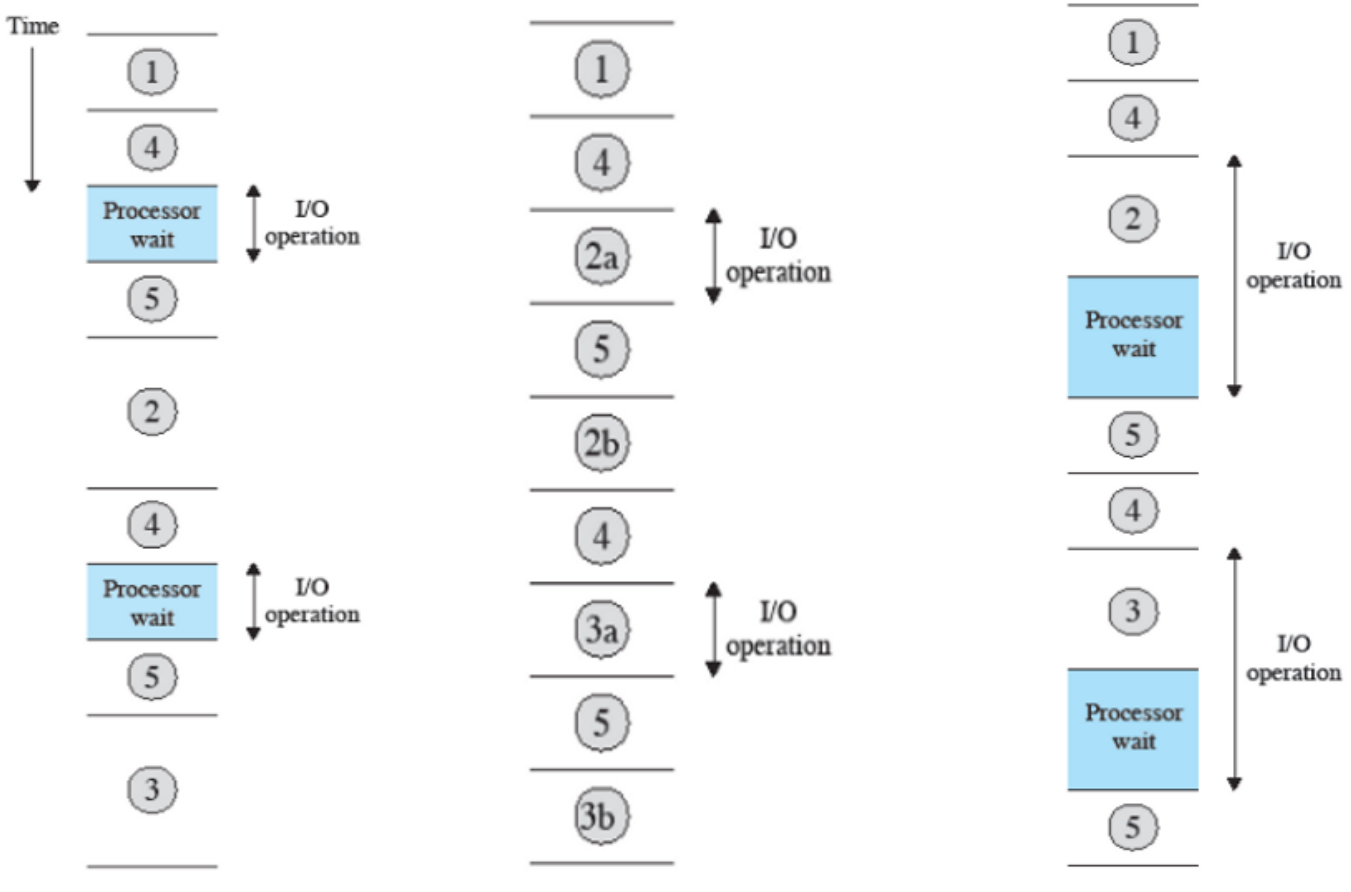


(b) Interrupts; short I/O wait

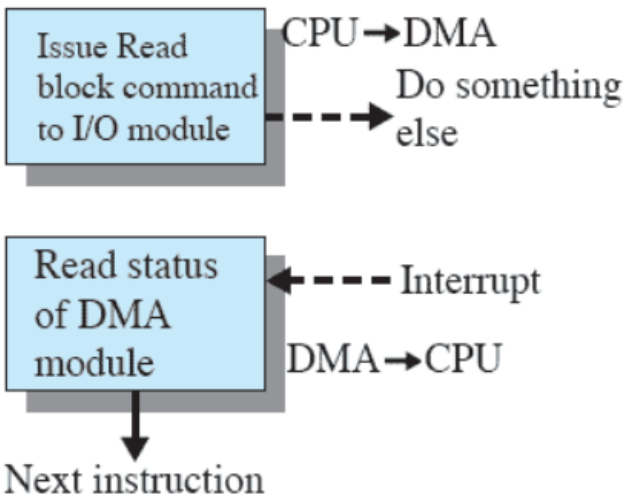


(c) Interrupts; long I/O wait

Programma: Flusso di Controllo



Accesso Diretto in Memoria



(c) Direct memory access

- È il metodo di I/O usato nei computer attuali
- Le istruzioni di I/O tipicamente richiedono di trasferire informazioni tra dispositivo di I/O e memoria
- Trasferisce un blocco di dati direttamente dalla/alla memoria
- Un'interruzione viene mandata quando il trasferimento è completato
- Più efficiente