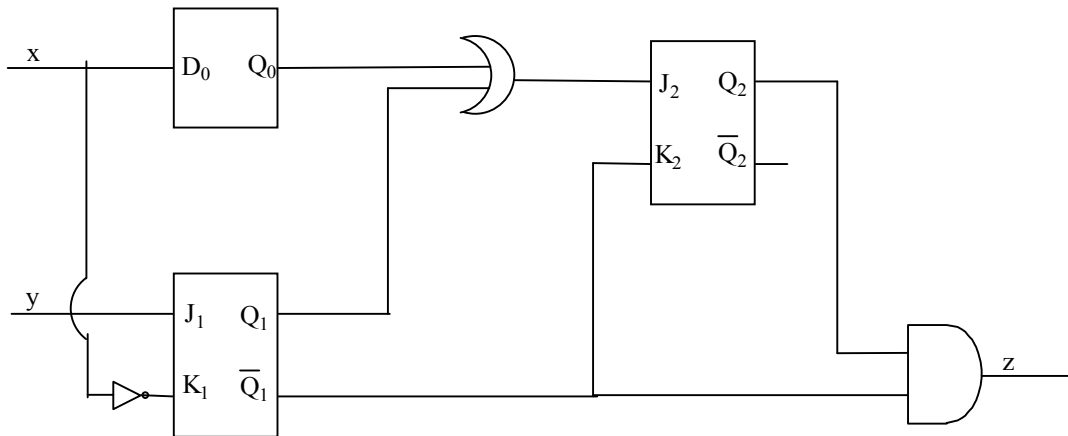


Compito A

Esercizio 1. Analizzare il seguente circuito sequenziale, ricavando le espressioni booleane associate ai flip flop JK e all'uscita z.



Soluzione Es. 1

Si ha:

$$D_0 = x$$

$$J_1 = y$$

$$K_1 = \overline{x}$$

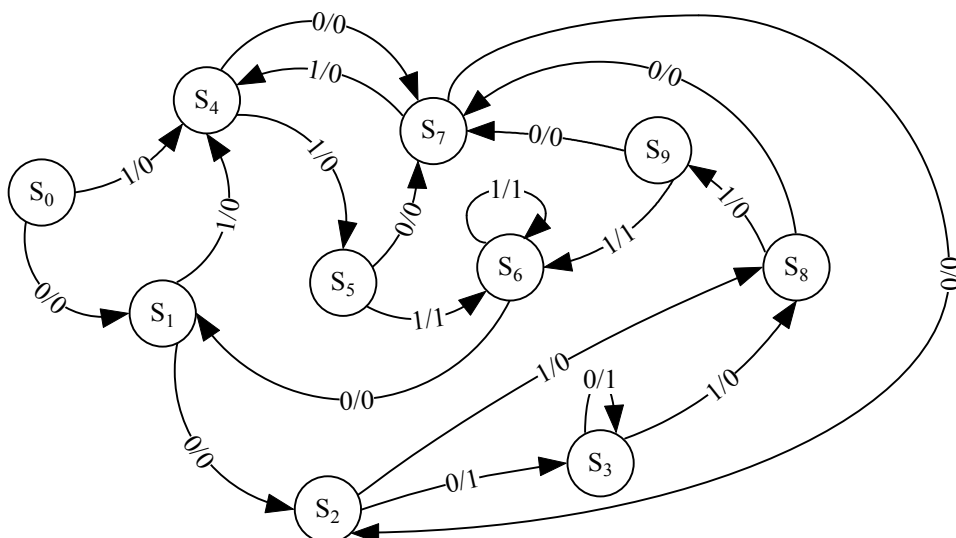
e quindi:

$$J_2 = Q_0 + Q_1$$

$$K_2 = \overline{Q}_1$$

$$z = Q_2 \cdot \overline{Q}_1$$

Esercizio 2 Minimizzare il seguente automa usando il metodo di minimizzazione (tabella triangolare) visto a lezione. Quali sequenze riconosce l'automata?



Soluzione Es. 2

Impostando la tabella triangolare risultano indistinguibili i seguenti insiemi di stati:

[1, 7], [2, 3], [4, 8], [5, 6, 9]

Le indistinguibilità vengono individuate nel seguente ordine:

[1, 7], [2, 3] e [5, 9] a fronte degli stessi input transitano negli stessi stati con gli stessi output

[5, 6] a seguito dell'indistinguibilità di [1, 7]

[6, 9] a seguito dell'indistinguibilità di [1, 7]

[4, 8] a seguito dell'indistinguibilità di [5, 9]

L'automa riconosce stringhe binarie che terminano in 000 oppure in 111.

Esercizio 3

Progettare un circuito il cui output è 1 quando viene riconosciuta una delle seguenti stringhe:

001

100

101

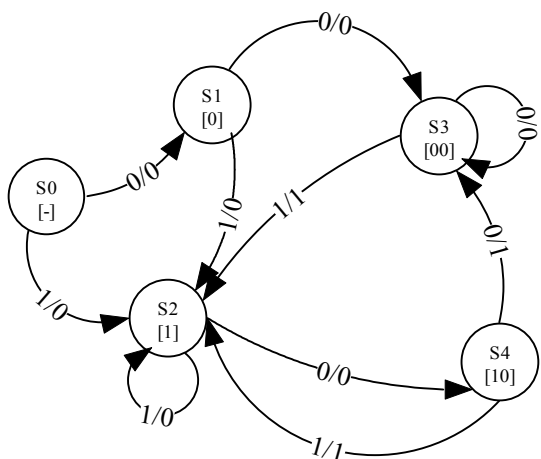
l'output è zero altrimenti.

Il primo bit che viene letto è il bit **più a sinistra**.

Le stringhe sono *sovrapponibili*, nel senso chiarito a lezione. Utilizzare Flip Flop di tipo JK. Pur non essendo richiesta l'applicazione di un criterio formale di minimizzazione dell'automa, sarà elemento di valutazione il numero degli stati complessivi utilizzati.

Soluzione Es. 3

L'automa che riconosce le sequenze richieste è il seguente:



La tabella degli stati futuri è la seguente:

x	Q ₂ (t)	Q ₁ (t)	Q ₀ (t)	J ₂	K ₂	J ₁	K ₁	J ₀	K ₀	Q ₂ (t+1)	Q ₁ (t+1)	Q ₀ (t+1)	z
0	0	0	0	0	X	0	X	1	X	0	0	1	0
0	0	0	1	0	X	1	X	X	0	0	1	1	0
0	0	1	0	1	X	X	1	0	X	1	0	0	0
0	0	1	1	0	X	X	0	X	0	0	1	1	0
0	1	0	0	X	1	1	X	1	X	0	1	1	1
0	1	0	1	X	X	X	X	X	X	X	X	X	X
0	1	1	0	X	X	X	X	X	X	X	X	X	X
0	1	1	1	X	X	X	X	X	X	X	X	X	X
1	0	0	0	0	X	1	X	0	X	0	1	0	0
1	0	0	1	0	X	1	X	X	1	0	1	0	0
1	0	1	0	0	X	X	0	0	X	0	1	0	0
1	0	1	1	0	X	X	0	X	1	0	1	0	1
1	1	0	0	X	1	1	X	0	X	0	1	0	1
1	1	0	1	X	X	X	X	X	X	X	X	X	X
1	1	1	0	X	X	X	X	X	X	X	X	X	X
1	1	1	1	X	X	X	X	X	X	X	X	X	X

Applicando le mappe di Karnaugh, si ottengono le seguenti espressioni booleane minimizzate:

$$J_2 = \overline{x}Q_1\overline{Q_0}$$

$$K_2 = 1$$

$$J_1 = Q_0 + Q_2 + x$$

$$K_1 = \overline{x}Q_0$$

$$J_0 = \overline{x}Q_1$$

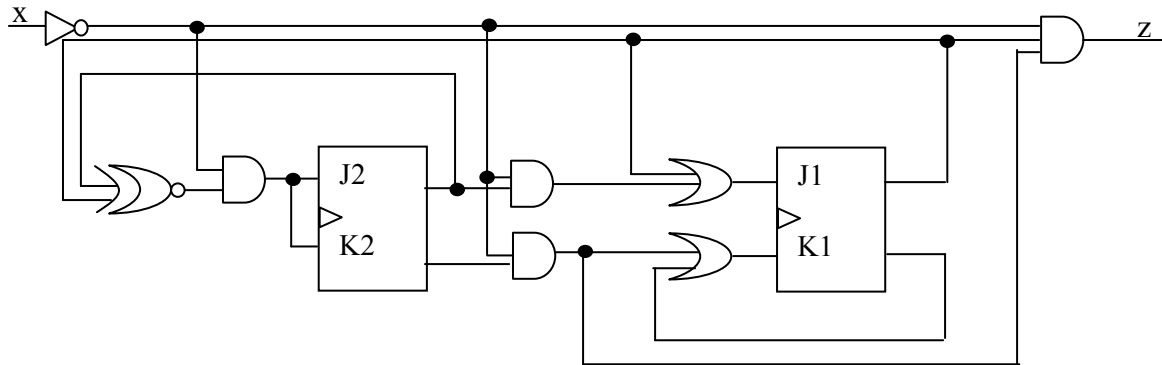
$$K_0 = x$$

$$z = Q_2 + xQ_1$$

Compito B

Esercizio 1

Analizzare il seguente circuito sequenziale, ricavando le espressioni booleane associate ai flip flop JK e all'uscita z.



Soluzione

Le espressioni per le funzioni di eccitazione e per la funzione di uscita sono rispettivamente (per la complementazione uso la sottolineatura):

$$J2 = K2 = \underline{x}(y1 \text{ XOR } y2)$$

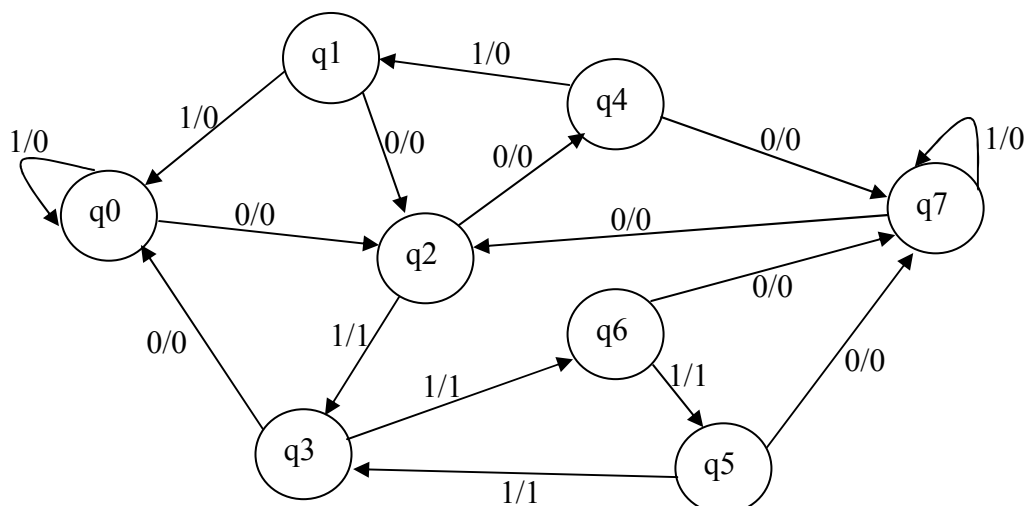
$$J1 = \underline{x} y2 + y1$$

$$K1 = \underline{x} y2 + y1$$

$$z = \underline{x} y2 y1$$

Esercizio 2

Minimizzare il seguente automa usando il metodo di minimizzazione (tabella triangolare) visto a lezione. Quali sequenze riconosce l'automa?



Soluzione

L'automa in forma tabellare è:

	0	1
Q0	Q2/0	Q0/0

Q1	Q2/0	Q0/0
Q2	Q4/0	Q3/1
Q3	Q0/0	Q6/1
Q4	Q7/0	Q1/0
Q5	Q7/0	Q3/1
Q6	Q7/0	Q5/1
Q7	Q2/0	Q7/0

La tabella triangolare è:

Q1							
Q2	X	X					
Q3	X	X	(0,4)(3,6)				
Q4	(2,7)(0,1)	(2,7)	X	X			
Q5	X	X	(4,7)	(0,7)(3,6)	X		
Q6	X	X	(4,7)(3,5)	(0,7)(5,6)	X		
Q7		(4,7)	X	X	(1,7)(2,7)	X	X
	Q0	Q1	Q2	Q3	Q4	Q5	Q6

Dopo una seconda analisi della tabella triangolare ed utilizzando il grafo di equivalenza si ottengono le seguenti equivalenze cui assegniamo i seguenti nuovi nomi di stato:

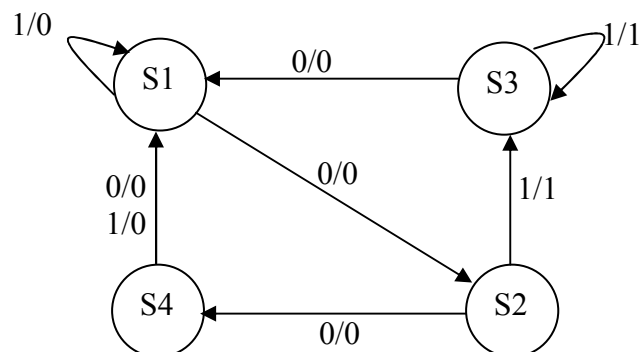
$S1 = \{Q0, Q1, Q7\}$

$S2 = \{Q2\}$

$S3 = \{Q3, Q5, Q6\}$

$S4 = \{Q4\}$

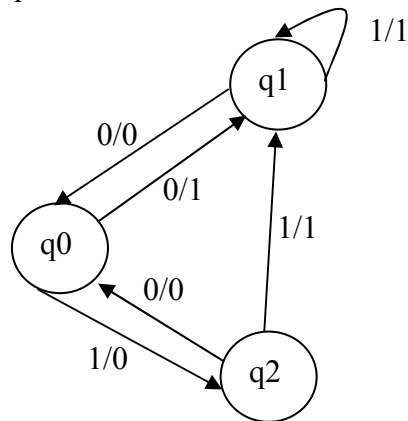
L'automa minimo è:



L'automa riconosce sequenze del tipo 011...1.

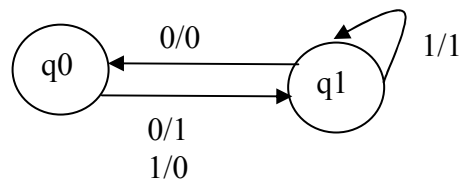
Esercizio 3

Dato il seguente automa, progettare la rete sequenziale secondo il procedimento di sintesi illustrato a lezione, utilizzando FF di tipo JK.



Soluzione

Osservando la tabella corrispondente all'automa si vede subito che l'automa può essere minimizzato essendo q1 e q2 equivalenti; l'automa minimo corrispondente è:



La tabella degli stati futuri è:

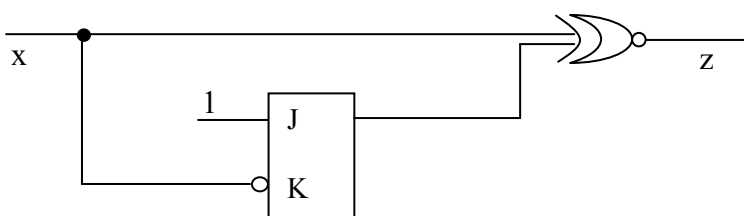
x	y	Y	z	J	K
0	0	1	1	1	x
0	1	0	0	x	1
1	0	1	0	1	x
1	1	1	1	x	0

L'espressione di J si ricava dalla tabella: $J = 1$

Minimizzando con Karnaugh si ottiene $K = \underline{x}$

Infine, z non si minimizza e la sua espressione è: $z = \underline{x} \underline{q} + x q$

La realizzazione circuitale è quindi:



Senza minimizzazione dell'automa, servono due bit per codificare gli stati, quindi due FF. Dopo avere steso la tabella di verità, minimizzando con Karnaugh si ottengono le espressioni seguenti e si ricava la realizzazione con porte logiche.

$$z = \underline{x} \underline{y_2} \underline{y_1} + x y_1 + x y_2$$

$$J_2 = x \underline{y_1}$$

$$K_2 = 1$$

$$J_1 = \underline{x} \underline{y_2} + x y_2$$

$$K_1 = \underline{x}$$