

ARCHITETTURA DEGLI ELABORATORI I  
ESERCITAZIONE 4 - PROGETTAZIONE DI CIRCUITI SEQUENZIALI  
ROBERTO NAVIGLI

## 1 Sintesi di circuiti sequenziali

Gli esercizi di sintesi di circuiti sequenziali consistono nella progettazione di circuiti a partire da specifiche verbali. Il procedimento standard consiste nei seguenti passi:

- trasformazione delle specifiche verbali in un automa di Mealy (con uscite sugli archi) o di Moore (con uscite sugli stati);
- tabella degli stati futuri;
- minimizzazione dell'automa (consigliata anche solo per verificare che il numero di stati sia minimo);
- tabella degli stati futuri dell'automa minimizzato;
- tabella di transizione;
- minimizzazione delle espressioni booleane (normalmente con le mappe di Karnaugh);
- disegno del circuito.

**1.1** *Disegnare il circuito che emette in uscita (modulo 4) il numero di sequenze 10 e 11 presenti nella stringa in ingresso. Il riconoscimento delle sequenze deve essere effettuato con sovrapposizione. Ad esempio, dato il seguente input:*

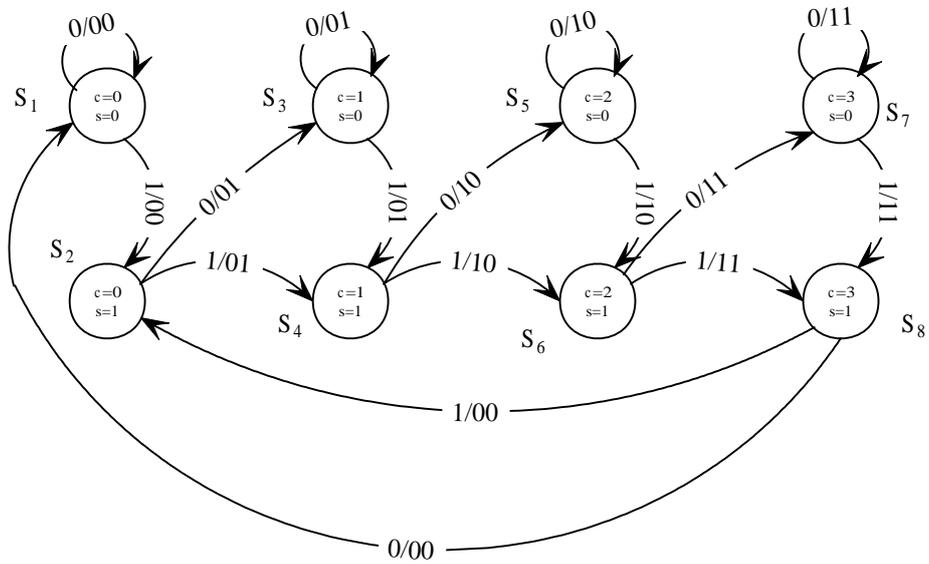
$x = 00101101110$

*deve essere restituito il seguente output:*

$z_1 = 00000110110$

$z_0 = 00011011010$

Questo esercizio richiede di implementare un contatore di sequenze. L'automa associato è il seguente:



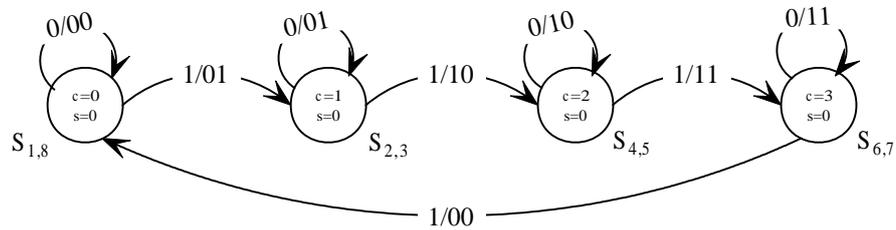
cui è associata la seguente tabella degli stati futuri:

<i>stato</i>	0	1
$S_1$	$S_1/00$	$S_2/00$
$S_2$	$S_3/01$	$S_4/01$
$S_3$	$S_3/01$	$S_4/01$
$S_4$	$S_5/10$	$S_6/10$
$S_5$	$S_5/10$	$S_6/10$
$S_6$	$S_7/11$	$S_8/11$
$S_7$	$S_7/11$	$S_8/11$
$S_8$	$S_1/00$	$S_2/00$

Minimiziamo quindi l'automa mediante la tabella triangolare:

$S_2$	X						
$S_3$	X	o					
$S_4$	X	X	X				
$S_5$	X	X	X	o			
$S_6$	X	X	X	X	X		
$S_7$	X	X	X	X	X	o	
$S_8$	o	X	X	X	X	X	X
	$S_1$	$S_2$	$S_3$	$S_4$	$S_5$	$S_6$	$S_7$

Otteniamo le seguenti classi di equivalenza:  $\{S_1, S_8\}$ ,  $\{S_2, S_3\}$ ,  $\{S_4, S_5\}$ ,  $\{S_6, S_7\}$  che trasformiamo in altrettanti stati (rispettivamente:  $S_{1,8}$ ,  $S_{2,3}$ ,  $S_{4,5}$ ,  $S_{6,7}$ ). Disegniamo ora l'automa minimizzato:



Avendo 4 stati, abbiamo bisogno di 2 flip flop (utilizziamo flip flop JK).  
La tabella di transizione è la seguente:

stato	$Q_1(t)$	$Q_0(t)$	$x$	$J_1$	$K_1$	$J_0$	$K_0$	$z_1$	$z_0$	$Q_1(t+1)$	$Q_0(t+1)$
$S_{1,8}$	0	0	0	0	X	0	X	0	0	0	0
	0	0	1	0	X	1	X	0	0	0	1
$S_{2,3}$	0	1	0	0	X	X	0	0	1	0	1
	0	1	1	1	X	X	1	0	1	1	0
$S_{4,5}$	1	0	0	X	0	0	X	1	0	1	0
	1	0	1	X	0	1	X	1	0	1	1
$S_{6,7}$	1	1	0	X	0	X	0	1	1	1	1
	1	1	1	X	1	X	1	1	1	0	0

Minimiziamo con Karnaugh per ottenere le espressioni booleane minimizzate per gli ingressi  $J_1$ ,  $K_1$ ,  $J_0$  e  $K_0$ :

	$Q_0x$	00	01	11	10
$Q_1$					
0		0	0	1	0
1		X	X	X	X

$$J_1 = Q_0x,$$

	$Q_0x$	00	01	11	10
$Q_1$					
0		X	X	X	X
1		0	0	1	0

$$K_1 = Q_0x,$$

	$Q_0x$	00	01	11	10
$Q_1$					
0		0	1	X	X
1		0	1	X	X

$$J_0 = x,$$

$Q_0 \backslash Q_1$	00	01	11	10
0	X	X	1	0
1	X	X	1	0

$K_0 = x.$

Il circuito è il seguente:

