

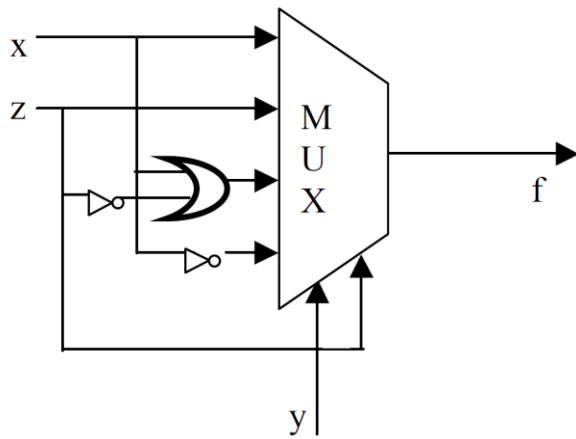
Esame di Progettazione di Sistemi Digitali – 1 febbraio 2024
Prof. Massini canale G-Z

Cognome Nome _____ Matricola _____

Gli studenti con DSA devono svolgere i primi 4 esercizi.

Esercizio 1 (7 punti) Progettare la rete sequenziale che riceve in ingresso un input x ed un output y . La rete produce in output 1 ogni volta che gli ultimi 3 bit, interpretati come un numero in complemento a 2, rappresentano un numero negativo oppure quando rappresentano un multiplo di 4. Se non sono stati ricevuti 3 bit, l'output è 0. Non si considerino eventuali sovrapposizioni. Si disegni la parte combinatoria utilizzando una ROM e si utilizzi un FF JK per il bit di stato più significativo.

Esercizio 2 (6 punti) Scrivere la funzione f realizzata dal seguente circuito. Derivare le forme minime SOP e POS usando le mappe K. Scrivere le forme all-NAND and all-NOR.



Esercizio 3 (4 punti) Codificare $X = -129,125$ nello standard IEEE 754 half-precision. Calcolare poi la somma $Z = X + Y$, dove $Y = \langle 0; 00110; 1110001100 \rangle$ e dare la rappresentazione di Z nel formato IEEE 754 half-precision. Infine convertire i bit di Z in base 16.

Esercizio 4 (5 punti) Descrivere in SystemVerilog uno shifter register a 8-bit con reset sincrono e load parallelo.

Esercizio 5 (3 punti) Usando teoremi ed assiomi dell'algebra di Boole, semplificare la seguente espressione

$$(a\bar{b} + \overline{\bar{b}c + c(\bar{a} + b)}) \oplus ac$$

Esercizio 6 (5 punti) Analizzare il seguente circuito sequenziale e disegnare l'automa (macchina a stati) corrispondente. Scrivere una sequenza di bit di ingresso e i relativi stati dell'automa che a partire dallo stato codificato 00 produca un output uguale ad 1.

