

ESAME di PROGETTAZIONE di SISTEMI DIGITALI

10 giugno 2013 – Canale AL - prof. Gorla

Nome e Cognome _____

Esercizio 1 (6 punti) *a)* Dato $A=-91$, lo si converta in rappresentazione in complemento a 2 (*2 punti*).

b) Si esprima il numero $-91,76$ espresso in base 10 nella rappresentazione in virgola mobile **in base 2**, usando 12 bit di mantissa e 4 di esponente (*2 punti*)

c) Si interpreti la sequenza di bit ottenuta per la mantissa al punto *b)* come un numero naturale scritto in base 2 e lo si converta in base 8, senza passare attraverso la conversione in base 10 (*1 punto*);

d) si esegua la somma in base 8 tra il numero così ottenuto e il numero 65_8 (*1 punto*).

Esercizio 2 (8 punti) (a) Si porti l'espressione $x + \bar{x} \bar{y} z$ in forma canonica congiuntiva e in forma canonica disgiuntiva, specificando gli assiomi dell'algebra di Boole usati (4 punti)

(b) Si ricavi direttamente dalle forme canoniche ottenute al punto (a) la tabella della funzione booleana associata, spiegando a parole il procedimento usato (2 punti)

(c) Si realizzi il circuito associato alla funzione booleana usando un multiplexer 4-a-1 con x e z come segnali di controllo (2 punti)

Esercizio 3 (10 punti) Progettare la rete sequenziale che riceve in ingresso i simboli M, I ed O e produce **due** uscite **z0** e **z1** tali che **z0** è 1 se vengono riconosciute le parole MIMI e MIMO anche con sovrapposizioni, **z1** è 1 se viene riconosciuta la sillaba MI.

Esempio

input:	M	O	M	I	M	I	M	I	M	O
z0:	0	0	0	0	0	1	0	1	0	1
z1:	0	0	0	1	0	1	0	1	0	0

In particolare: disegnare e spiegare l'automa (3 punti); minimizzare l'automa ottenuto (2 punti); stendere la tavola degli stati considerando flip flop di tipo JK e T (2 punti); ricavare le espressioni minimali per le funzioni di eccitazione (2 punti); disegnare il circuito (1 punto).

Esercizio 4 (6 punti). Si considerino i registri sorgente R_0, R_1, R_2 e R_3 e i registri destinazione D_1 e D_2 . Si progetti la rete di interconnessione tale che:

- in D_1 viene trasferito il registro R_i , dove l'indice i è dato dai due bit meno significativi dei registri R_2 e R_3 ; il trasferimento è abilitato se R_1 è pari;
- in D_2 viene trasferito R_0 se D_1 è negativo, viene trasferito R_1 altrimenti; il trasferimento è abilitato se $R_2 \geq R_1$.

Si specifichi lo schema di interconnessione con tutti i segnali di controllo, usando moduli combinatori noti (per es., ADD, MUX, DECOD, ...) con ingressi e uscite da n bit.