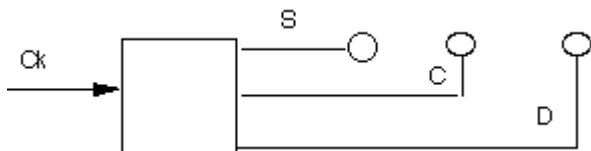


17-01-2001 - Esercizio A

Un amico vi chiede di realizzare un antifurto fittizio. Il dispositivo consiste di tre luci (*led*) allineate, controllate da un dispositivo a tre uscite: S(inistra) C(entro) e D(estra). Il dispositivo (vedi figura) ha come unico ingresso un segnale di clock. Ogni uscita, se=1, ha l'effetto di accendere la corrispondente luce. In ogni istante è accesa una sola luce, che si "sposta" da sinistra a destra, "spaventando" così i ladri che credono di essere seguiti nella loro attività. Progettare il circuito in questione (occhio elettronico), partendo dall'automa a stati finiti.

Progettare inoltre (senza ricavare l'automa, ma fornendo esauriente descrizione oltre allo schema circuitale) il circuito che genera il segnale di clock, in modo tale che la velocità di spostamento delle luci sia programmabile. **Suggerimento:** Il segnale di clock in ingresso all' "occhio elettronico" sarà ricavato dall'uscita i -esima di un contatore ad m uscite. Il circuito riceve in ingresso un valore i compreso fra 1 ed m , e, a seconda del valore i ricevuto, un apposito dispositivo (quale??) provvede a collegare all' input dell' "occhio elettronico" il segnale generato dall'uscita Q_i del contatore.



17-01-2001 - Esercizio B

Un codice Gray è una sequenza di numeri binari con la proprietà che tra due numeri consecutivi della sequenza può cambiare un solo bit. Per un codice Gray a tre bit la sequenza è: 000 001 011 010 110 111 101 100 .

Progettare un circuito che emetta (ciclicamente) in uscita un Codice Gray a 3 bit. Usare flip flop JK ed un PLA per la parte combinatoria. Il circuito deve ricevere in ingresso un segnale di controllo "inc". Il codice in uscita cambia sul fronte di salita del segnale inc. Fornire dapprima le specifiche in termini di automa a stati finiti.

1/6/01 - Compito B , Esercizio 1

Progettare un registro a 3 bit realizzato con FF di tipo JK, che riceve in ingresso un input sequenziale I , un segnale READ (attivo alto), un segnale SHIFT_LEFT, , un segnale SHIFT_RIGHT, ed un clock.

1. Fintanto che il segnale READ è "1" il registro deve leggere i valori di input e memorizzarli, secondo la temporizzazione del clock. (Questo significa che vengono letti tanti bit di input quanti sono i fronti di clock ricevuti nel periodo in cui READ=1) In questa fase il registro si deve comportare come un registro a slittamento a destra (SISO).
2. Fintanto che READ=1 i valori di SHIFT_LEFT e SHIFT_RIGHT non modificano il comportamento del registro, descritto al punto 1.
3. Quando READ=0, se (e fintanto che) SHIFT_LEFT=1 l'informazione memorizzata nel registro viene fatta slittare a sinistra, secondo la temporizzazione del clock.

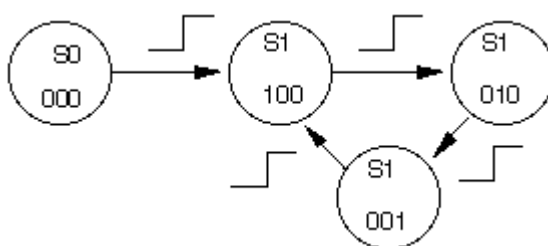
4. Quando READ=0, se (e fintanto che) SHIFT_RIGHT=1 l'informazione memorizzata nel registro viene fatta slittare a destra, secondo la temporizzazione del clock.
5. SHIFT_LEFT e SHIFT_RIGHT non sono **mai** contemporaneamente ad "1".
6. Poiché durante lo slittamento a destra (o sinistra) il valore dell'input I non viene letto, il bit più a destra (sinistra) viene perso, mentre quello più a sinistra (destra) diventa uno zero.

Rappresentare il funzionamento del circuito con un automa e progettare il circuito.

Soluzione 1° Esercizio

Sintesi :

Il funzionamento dell'occhio elettronico può essere modellato mediante un automa di Moore che cicla fra tre stati le cui **3 uscite** saranno rispettivamente le triple (SCD): 100 - 010 -001



Si può decidere se mettere lo stato iniziale con tutte le luci spente (come sembra più ragionevole) o decidere che sia accesa di default una luce (per esempio quella sinistra e quindi lo stato iniziale sarebbe 100, cioè S1); questa scelta è irrilevante poiché sempre 2 FF saranno necessari.

Nota: l'automa deve avere 3 o 4 stati, ciclare solo fra 3 stati, deve avere 3 uscite e nessun ingresso, poiché le transizioni sono attivate solo dal fronte clock!!!!

- Effettuiamo la seguente associazione tra stati e configurazioni dei FF:

$$\begin{aligned}
 S0 &\rightarrow Q1 Q0 = 00 & , & & S1 &\rightarrow Q1 Q0 = 01 \\
 S2 &\rightarrow Q1 Q0 = 10 & , & & S3 &\rightarrow Q1 Q0 = 11
 \end{aligned}$$

- Scegliamo FF di tipo D ed otteniamo la seguente tabella degli stati futuri

Q1(t) Q0(t)	S(t) C(t) D(t)	Q1(t+1) Q0(t+1)	D1(t) D0(t)
0 0	0 0 0	0 1	0 1
0 1	1 0 0	1 0	1 0
1 0	0 1 0	1 1	1 1
1 1	0 0 1	0 1	0 1

da cui

$$S = Q0 \overline{Q1} \quad , \quad C = Q1 \overline{Q0} \quad , \quad D = Q1 Q0$$

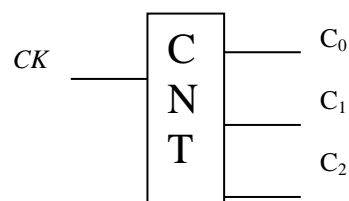
$$D1 = Q0 \quad Q1 \quad , \quad D0 = Q1 + \overline{Q0}$$

ottenendo così il circuito desiderato.

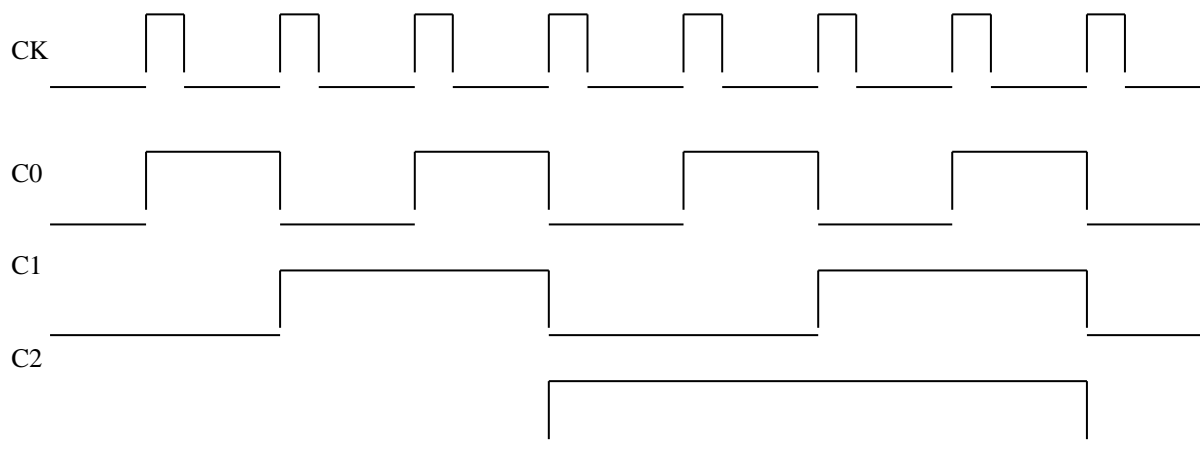
Regolazione del clock :

Per quanto riguarda la frequenza del segnale di clock, si osservi che l'uscita Q_i di un contatore sincrono che riceve in ingresso un segnale di clock di frequenza f , effettua transizioni regolari con frequenza pari a $f/2^i$.

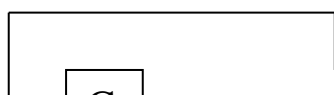
Ad esempio il contatore

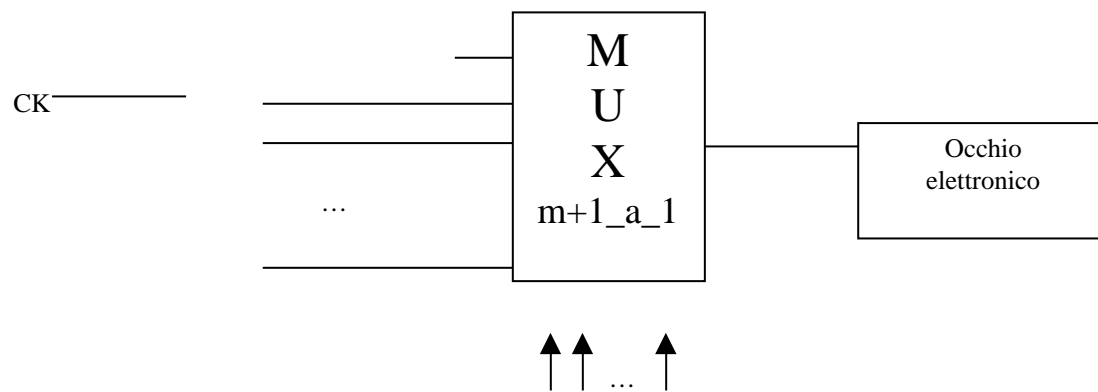


emette ciclicamente la sequenza 000, 001, 010, 011, 100, 101, 110, 111, 000 ... ad ogni fronte ascendente del clock. Pertanto, usando diagrammi temporali, si avrà



(dove C_0 è il bit meno significativo del contatore). Come si può osservare C_0 può essere usato come un clock a metà frequenza rispetto a CK , C_1 come uno ad un quarto di frequenza, C_2 ad un ottavo. Quindi usando un multiplexer possiamo selezionare, tramite i suoi segnali di controllo, che segnale di clock usare (e quindi il tempo che intercorre tra una transizione dell'automa e l'altra):

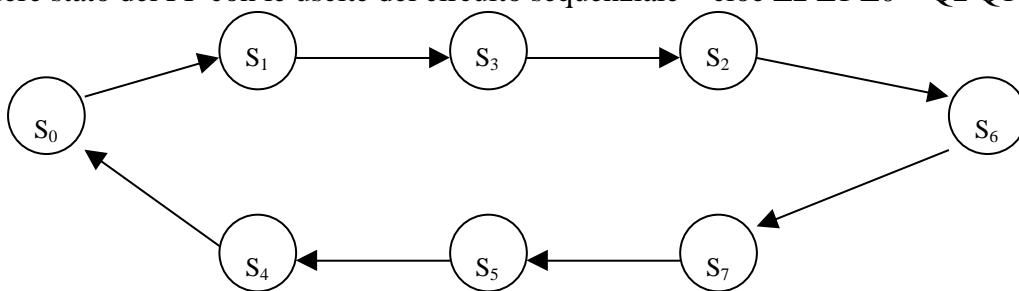




con $\log_2(m+1)$ segnali di controllo (dove il contatore ha m uscite).

Soluzione 2° Esercizio

Si deve realizzare un contatore di sequenza. Poiché la sequenza è di 8 stringhe da 3 bit, serviranno 3 FF (di tipo JK). L'automa è semplicemente realizzabile con output associati agli stati (Moore) e in cui le variabili di uscita coincidono con le uscite dei FF (a patto di far coincidere stato dei FF con le uscite del circuito sequenziale – cioè $Z_2 Z_1 Z_0 = Q_2 Q_1 Q_0$).



con la solita associazione $S_0 \rightarrow Q_2 Q_1 Q_0 = 000$, $S_1 \rightarrow Q_2 Q_1 Q_0 = 001$, ...

La tabella degli stati futuri avrà la seguente struttura:

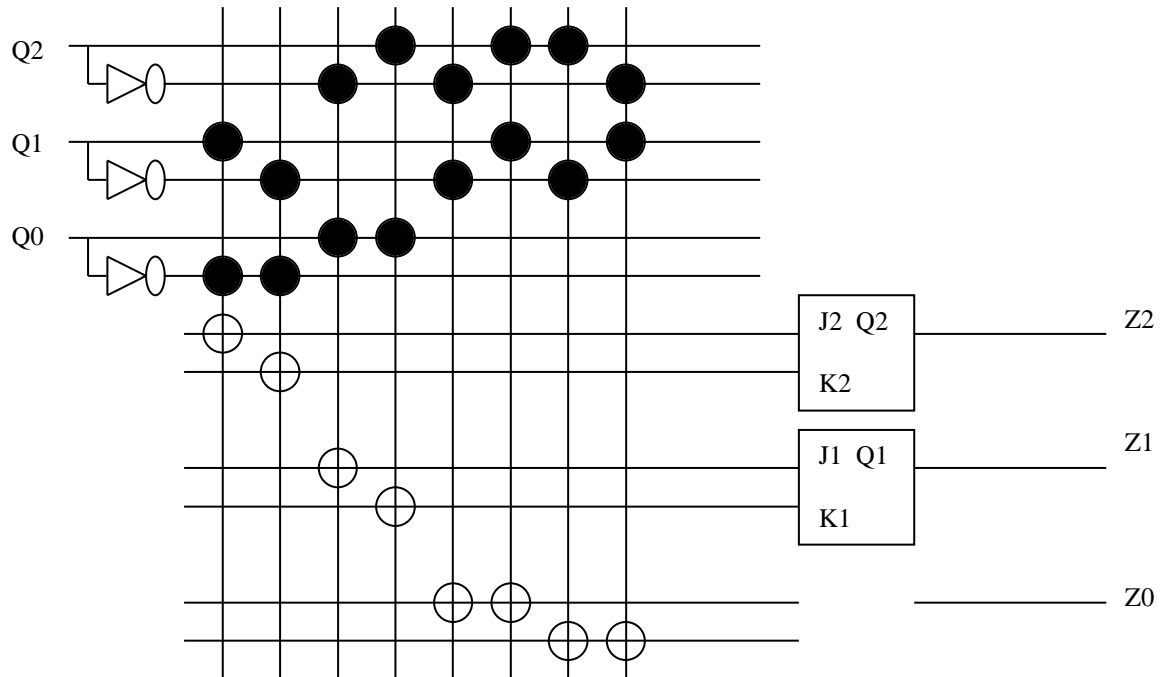
$Q_2 Q_1 Q_0$ ($S(t)$)	$Q_2 Q_1 Q_0$ ($S(t+1)$)	$J_2 K_2$ (t)	$J_1 K_1$ (t)	$J_0 K_0$ (t)
0 0 0	0 0 1	0 X	0 X	1 X
0 0 1	0 1 1	0 X	1 X	X 0
0 1 0	1 1 0	1 X	X 0	0 X
0 1 1	0 1 0	0 X	X 0	X 1
1 0 0	0 0 0	X 1	0 X	0 X
1 0 1	1 0 0	X 0	0 X	X 1
1 1 0	1 1 1	X 0	X 0	1 X
1 1 1	1 0 1	X 0	X 1	X 0

da cui (usando le mappe di Karnaugh)

$$J_2 = Q_1 \overline{Q_0} \quad , \quad K_2 = \overline{Q_1} \overline{Q_0} \quad , \quad J_1 = \overline{Q_2} Q_0 \quad , \quad K_1 = Q_2 Q_0$$

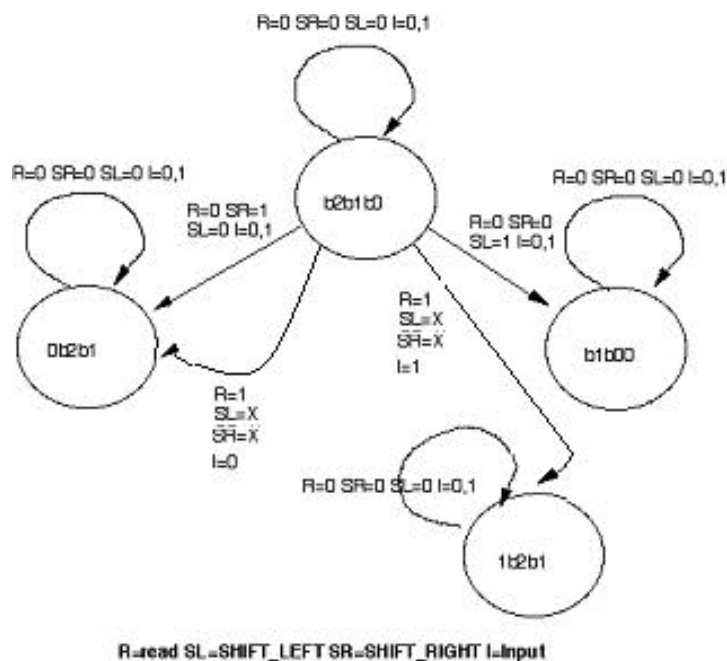
$$J_0 = Q_2 Q_1 + \overline{Q_2} \overline{Q_1} \quad , \quad K_0 = Q_2 \overline{Q_1} + \overline{Q_2} Q_1$$

e quindi il PLA è (dove ogni FF ha come ingresso di clock il segnale INC):



Soluzione 3° Esercizio

La figura mostra le transizioni dell'automa a partire da un generico stato (cioè le transizioni uscenti dallo stato etichettato con b2 b1 b0 si devono replicare in ogni altro stato):



Lo schema circuitale può essere ricavato nel solito modo (N.B.: si hanno 4 segnali di input – I, R, SL, SR – e tre bit di stato dei FF; pertanto avrei 7 variabili indipendenti, cioè una tabella con 128 righe. Anche eliminandone qualcuna per via delle condizioni sui valori assunti da tali variabili, avrei comunque troppe righe). E' possibile ricavare le espressioni booleane di J_i K_i scrivendo in forma di espressione booleana la specifica verbale.

$$J_2 = R I + \bar{R} SL Q_1$$

$$J_1 = R Q_2 + \bar{R} (SL Q_0 + SR Q_2)$$

$$J_0 = R Q_1 + R SR Q_1$$

dove J_2 rappresenta il FF più a sinistra. Inoltre $K_i = \bar{J}_i$ per ogni FF.