

Secondo esonero di Architetture degli Elaboratori I
Canale P-Z
22 Gennaio 2007

Compito A

Esercizio 1 (14 punti)

Progettare una rete sequenziale con 2 linee di ingresso x e y e una linea di uscita z tale che:
 $z = 1$ ogni volta che si verifica $x(t-1)=0$ $y(t-1)=1$ (cioè viene riconosciuta la coppia 01 al tempo $t-1$) e $x(t)=1$ $y(t)=0$ (cioè viene riconosciuta la coppia 10 al tempo t). Il conteggio si azzerava ogni volta che $z=1$. Utilizzare **flip flop di tipo JK**.

Esempio:

x: 010110010000101

y: 001010010111010

z: 000100000000101

Esercizio 2 (16 punti)

Disegnare nel dettaglio (quindi evidenziando le connessioni registro-registro) una rete di interconnessione fra registri di tipo "molti a molti" (o mesh), supponendo di avere 4 registri da 3 bit come sorgente (S_0, S_1, S_2 e S_3) e due registri da 3 bit come destinazione (D_0, D_1). Denominare c_0 e c_1 i segnali di controllo che selezionano la sorgente, e c_2 il segnale di controllo che seleziona la destinazione.

Secondo esonero di Architetture degli Elaboratori I
Canale P-Z
22 Gennaio 2007

Compito B

Esercizio 1 (18 punti)

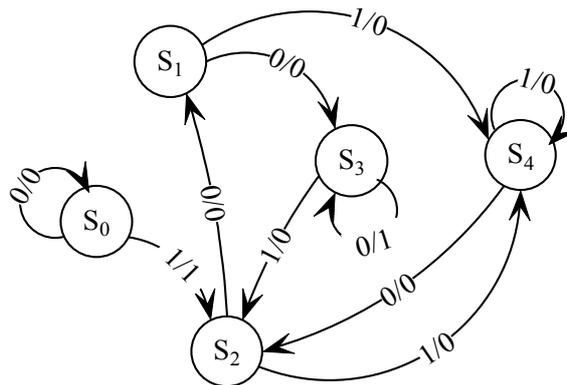
Progettare l'automa di controllo di un dispositivo di apertura del portone di uno stabile. Chi deve entrare deve digitare un codice premendo in sequenza due tasti su una tastiera che contiene numeri da 1 a 8. Se il numero digitato è uno di quelli consentiti, il portone si apre (output 1) altrimenti resta chiuso (output 0).

Le sequenze consentite sono: 11, 18, 42, 47.

Non occorre disegnare il circuito, ma si devono ottenere le espressioni booleane della parte combinatoria. Si usino FF di tipo D.

Esercizio 2 (12 punti)

Convertire il seguente automa di Mealy in un automa di Moore equivalente.



Esame di Architetture degli Elaboratori I

Canale P-Z

22 Gennaio 2007

Compito C

Esercizio 1 (14 punti)

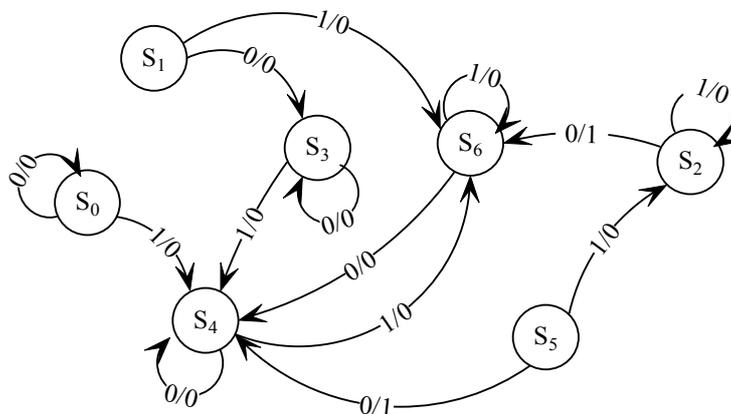
Dati 2 registri sorgente S_1 e S_2 (di 3 bit ciascuno) e 2 registri destinazione D_1 e D_2 (di 2 bit ciascuno) progettare una rete di interconnessione che renda possibili i seguenti trasferimenti:

- In D_1 viene scritto l'intero che rappresenta il numero di 1 presenti in S_1 (ad es. se $S_1 = 111$, in D_1 deve essere scritto 11, se $S_1 = 010$, in D_1 deve essere scritto 01, ecc.)
- In D_2 viene scritto $S_2 / 2$ (ad es. se $S_2 = 101$, in D_2 deve essere scritto 10)

La scrittura sui registri destinazione è regolata da un segnale di controllo inR il cui valore è dato dall'AND tra il bit più significativo di S_1 e il bit più significativo di S_2 .

Esercizio 2 (12 punti)

Minimizzare il seguente automa con il procedimento visto a lezione:



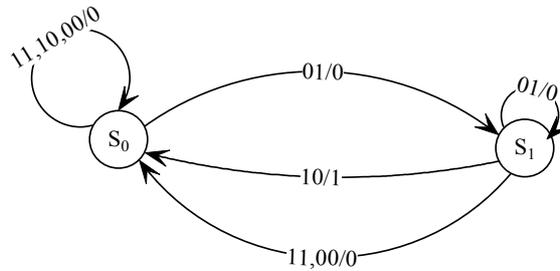
Esercizio 3 (4 punti)

Convertire da base 2 a base 3 il seguente numero intero rappresentato con 8 bit in complemento a 2: 10001110.

Soluzioni Compito A

Soluzione Esercizio 1

L'automa è il seguente:



E' sufficiente un solo flip flop di tipo JK.

Q(t)	x	y	J	K	Q(t+1)	z
0	0	0	0	X	0	0
0	0	1	1	X	1	0
0	1	0	0	X	0	0
0	1	1	0	X	0	0
1	0	0	X	1	0	0
1	0	1	X	0	1	0
1	1	0	X	1	0	1
1	1	1	X	1	0	0

Le espressioni booleane minimizzate sono:

x y	00	01	11	10
Q(t) 0	X	X	X	X
Q(t) 1	1	0	1	1

$$K = \bar{y} + x$$

e:

x y	00	01	11	10
Q(t) 0	0	1	0	0
Q(t) 1	X	X	X	X

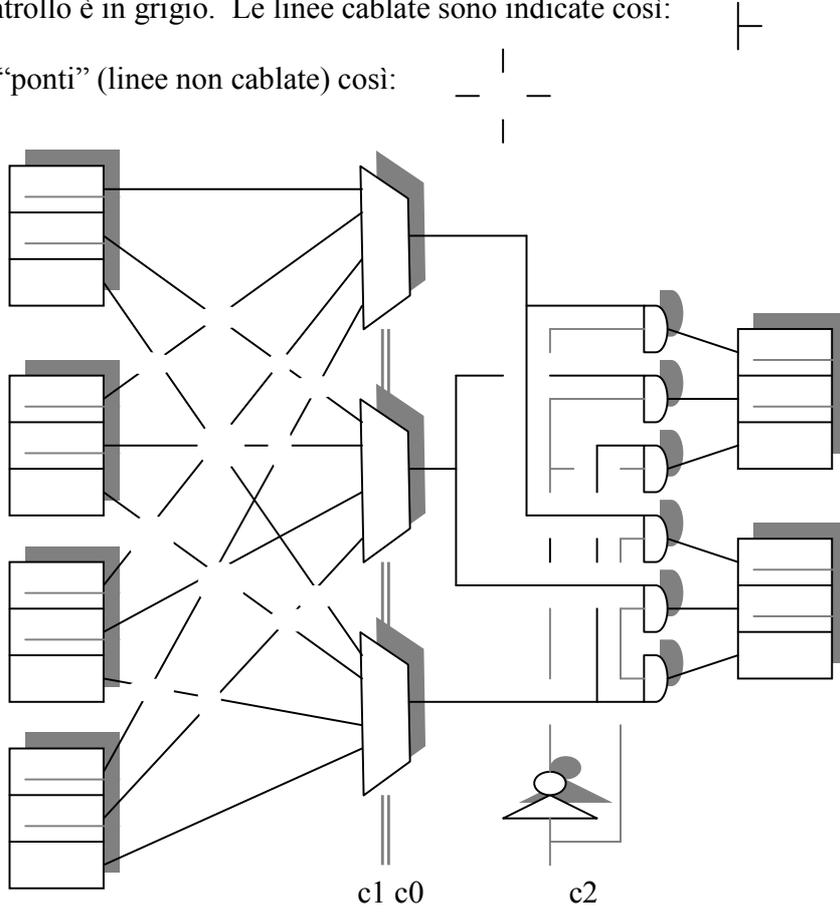
$$J = \bar{x}y$$

$$z = Q_0x\bar{y}$$

Soluzione Esercizio 2

Si tratta di una rete MESH standard (vedi lucidi sul sito dl corso). In figura, il percorso dei segnali di controllo è in grigio. Le linee cablate sono indicate così:

e i “ponti” (linee non cablate) così:

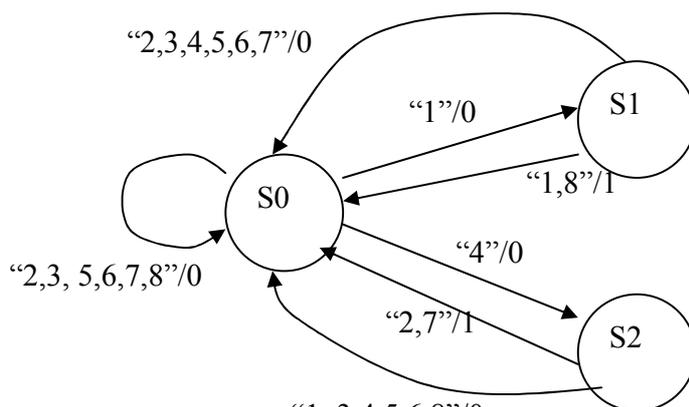


Soluzioni Compito B

Soluzione Esercizio 1

Occorrono tre bit per codificare l'input. Alla pressione del tasto "1" corrisponde la stringa 000, e così via, fino al "8" che corrisponde a "111".

Occorrono poi 3 stati per realizzare l'automa, come mostrato in figura (per semplicità i valori dell'input sono espressi in decimale).



La tabella degli stati futuri è la seguente

Q1Q0X2X1X0 (t)	Q1Q0 (t+1)	D1D0	Y
00 000 1	10	10	0
00 001 2	00	00	0
00 010 3	00	00	0
00 011 4	01	01	0
00 100 5	00	00	0
00 101 6	00	00	0
00 110 7	00	00	0
00 111 8	00	00	0
01 000	00	00	1
01 001	00	00	0
01 010	00	00	0
01 011	00	00	0
01 100	00	00	0
01 101	00	00	0
01 110	00	00	0
01 111	00	00	1
10 000	00	00	0
10 001	00	00	1
10 010	00	00	0
10 011	00	00	0
10 100	00	00	0
10 101	00	00	0
10 110	00	00	1

10 111	00	00	0
11 000	xx	xx	x
11 001	xx	xx	x
11 010	xx	xx	x
11 011	xx	xx	x
11 100	xx	xx	x
11 101	xx	xx	x
11 110	xx	xx	x
11 111	xx	xx	x

La tabella di verità di Y (quelle di D1 e D0 si ricavano altrettanto facilmente) è:

X2X1X0	000	001	011	010	110	111	101	100
Q0Q1								
00								
01	1					1		
11	X	X	X	X	X	X	X	X
10		1			1			

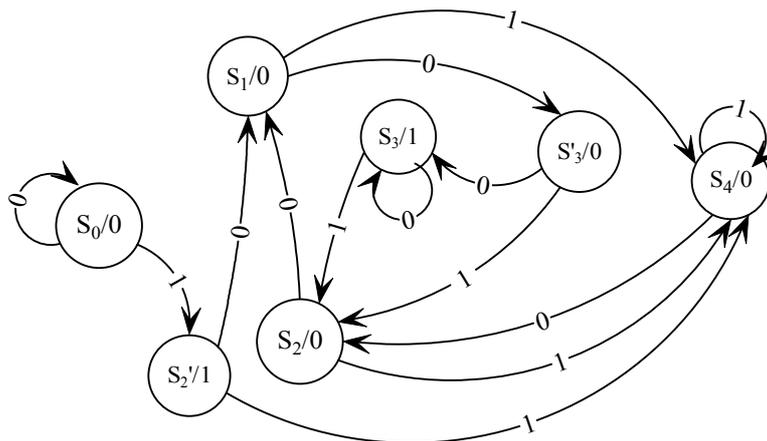
$$Y = Q_0 \overline{X_2} \overline{X_1} \overline{X_0} + Q_0 X_2 X_1 X_0 + Q_1 \overline{X_2} \overline{X_1} X_0 + Q_1 X_2 X_1 \overline{X_0}$$

$$D_1 = Q_1 Q_0 x_2 x_1 x_0$$

$$D_0 = \overline{Q_1} \overline{Q_0} x_2 x_1 x_0$$

Soluzione Esercizio 2

L'automa di Moore equivalente è il seguente:



Soluzioni Compito C

Soluzione Esercizio 1

Per determinare il valore in D_1 serve un circuito combinatorio la cui tabella di verità è la seguente:

x_{12}	x_{11}	x_{10}	y_{11}	y_{10}
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

Dove x_{1x} rappresenta il valore del bit x del registro S_1 e y_{1x} rappresenta il valore del bit x del registro destinazione D_1 .

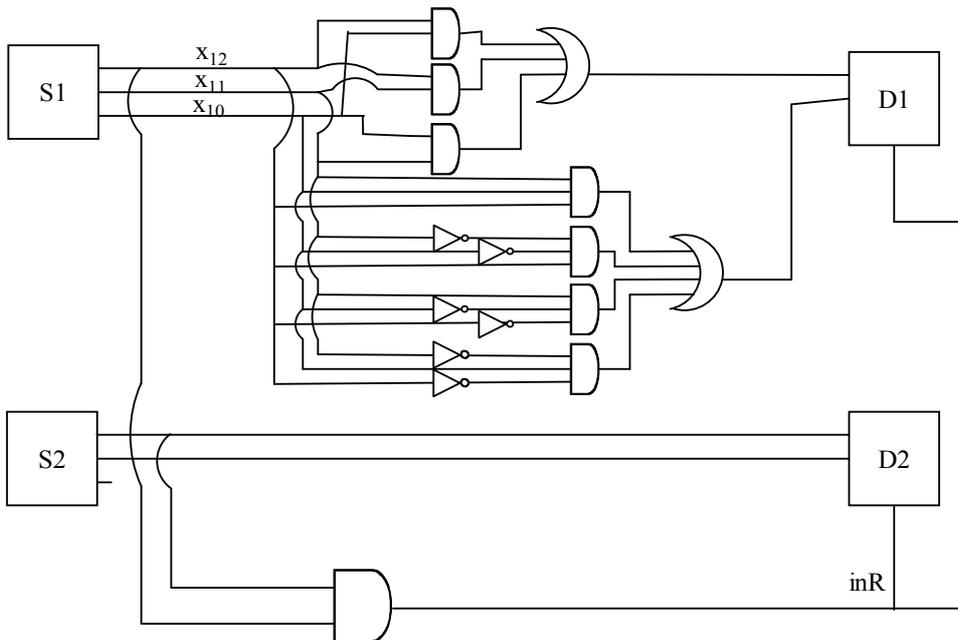
Otteniamo le espressioni minimizzate associate a y_{11} e y_{10} mediante le mappe di Karnaugh:

$x_{11} \backslash x_{10}$	00	01	11	10
$x_{12} = 0$	0	0	1	0
$x_{12} = 1$	0	1	1	1

$$y_{11} = x_{12}x_{10} + x_{11}x_{10} + x_{12}x_{11}$$

$x_{11} \backslash x_{10}$	00	01	11	10
$x_{12} = 0$	0	1	0	1
$x_{12} = 1$	1	0	1	0

$$y_{10} = \overline{x_{12}}\overline{x_{11}}x_{10} + \overline{x_{12}}x_{11}x_{10} + x_{12}\overline{x_{11}}x_{10} + x_{12}x_{11}\overline{x_{10}}$$



Soluzione Esercizio 2

La tabella degli stati futuri è la seguente:

Stato	Input 0	Input 1
S0	S0/0	S4/0
S1	S3/0	S6/0
S2	S6/1	S2/0
S3	S3/0	S4/0
S4	S4/0	S6/0
S5	S4/1	S2/0
S6	S4/0	S6/0

Scriviamo la tabella triangolare:

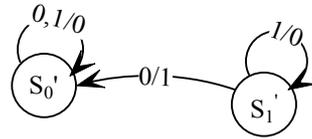
S1	(0,3) (4,6)					
S2	X	X				
S3	O	(4,6)	X			
S4	(4,6)	(3,4)	X	(4,6)		
S5	X	X	(4,6)	X	X	
S6	(0,4) (4,6)	(3,4)	X	(3,4) (4,6)	O	X
	S0	S1	S2	S3	S4	S5

Da cui risulta che gli stati { S0, S1, S3, S4 e S6 } e gli stati { S2, S5 } sono indistinguibili tra loro. Otteniamo quindi due stati:

$S_0' = \{ S_0, S_1, S_3, S_4 \text{ e } S_6 \}$

$S_1' = \{ S_2, S_5 \}$

L'automa minimizzato è il seguente:



Soluzione Esercizio 3

Convertiamo prima in base 10:

$$10001110 = -2^7 + 2^3 + 2^2 + 2^1 = -128 + 8 + 4 + 2 = -114$$

$$114 / 3 = 38 \text{ (resto 0)}$$

$$38 / 3 = 12 \text{ (resto 2)}$$

$$12 / 3 = 4 \text{ (resto 0)}$$

$$4 / 3 = 1 \text{ (resto 1)}$$

$$1 / 3 = 0 \text{ (resto 1)}$$

Per cui il numero in base 3 è: -11020_3 .