

**Sistemi Digitali P-Z**  
**Appello 22 Gennaio 2009**

**Compito A**

**NOME:**  
**COGNOME:**  
**MATRICOLA:**

**Esercizio 1 (12 punti)**

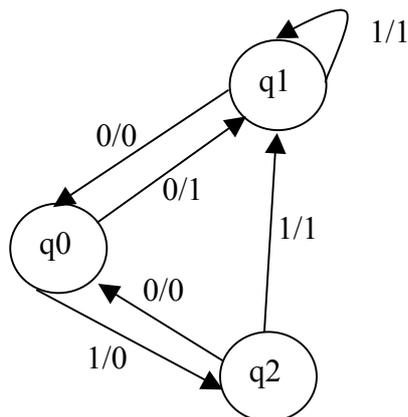
Disegnare (= PROGETTARE!!) l'automata che riceve in ingresso due stringhe  $x_2x_1$  e produce in uscita 0 se il numero di zero ricevuti su  $x_2$  e  $x_1$  è pari (altrimenti produce 1) come illustrato nel seguente esempio (da sinistra verso destra):

$x_2$ : 01110100  
 $x_1$ : 00011101  
 $z$ : 01001110

Disegnare poi il diagramma temporale rispetto alle sequenze di ingresso date nell'esempio.

**Esercizio 2 (12 punti)**

Dato il seguente automa, progettare la rete sequenziale secondo il procedimento di sintesi illustrato a lezione, utilizzando FF di tipo JK e realizzando la parte combinatoria sia con porte logiche che con ROM.



**Esercizio 3 (6 punti)**

Dati  $A=39$  e  $B=19$  eseguire la somma e la sottrazione nella rappresentazione in complemento a due.

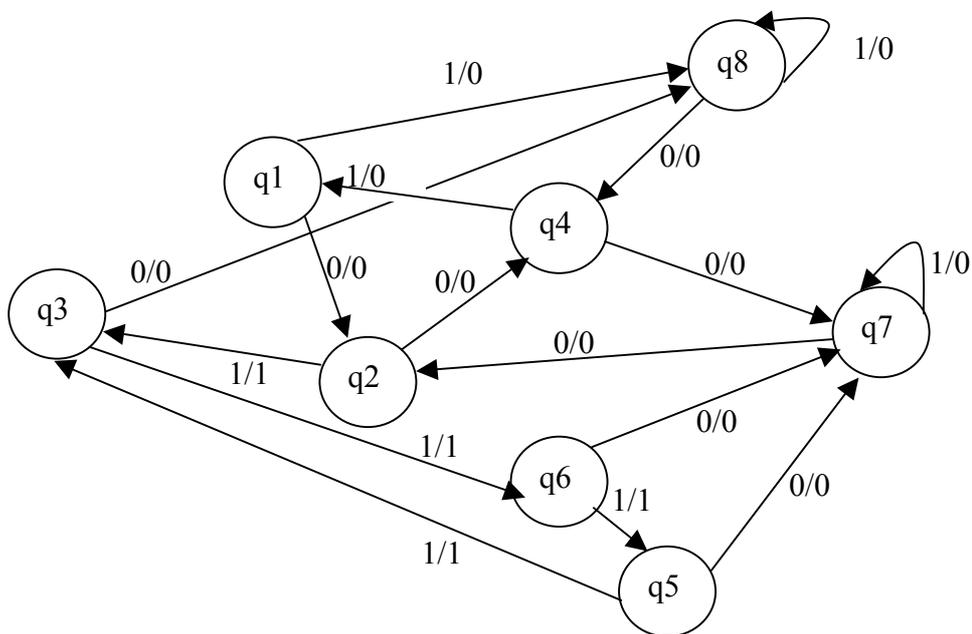
**Sistemi Digitali P-Z**  
**Appello 22 Gennaio 2009**

**Esonero 1**

**NOME:**  
**COGNOME:**  
**MATRICOLA:**

**Esercizio 1 (15+2 punti)**

Dato il seguente automa:



- minimizzare l'automata usando la tabella triangolare
- disegnare l'automata minimo
- progettare la rete sequenziale relativa all'automata minimo, secondo il procedimento di sintesi illustrato a lezione, utilizzando FF di tipo JK
- **facoltativo (2 punti)** disegnare il diagramma temporale per la sequenza di ingresso 01110011.

**Esercizio 2 (15 punti)** Seguendo il procedimento di sintesi, progettare un circuito sequenziale che riceve in ingresso una sequenza  $x$  e produce in uscita 1 quando si presenta 1010, anche con eventuali sovrapposizioni. Mostrare la realizzazione della parte combinatoria sia con porte logiche che con PLA.

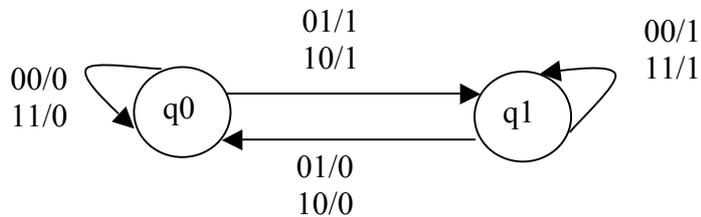
## Soluzioni compito A

### Esercizio 1

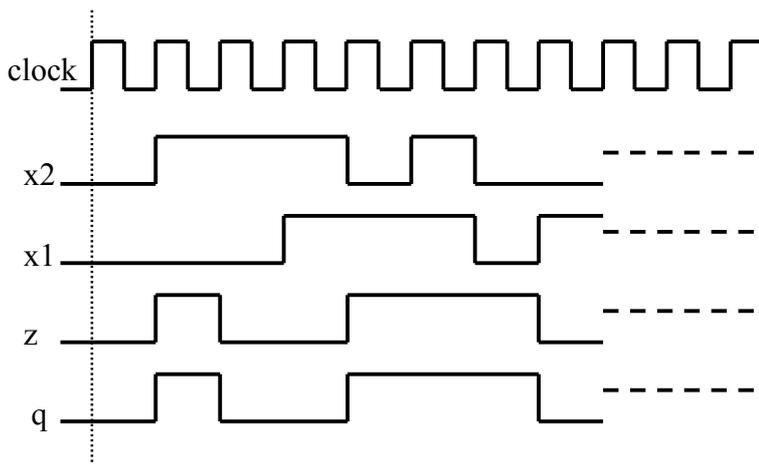
L'automa è costituito da due stati:

q0 – stato in cui si sono ricevuti un numero pari di zero sulle linee x2 e x1

q1 – stato in cui si sono ricevuti un numero dispari di zero sulle linee x2 e x1

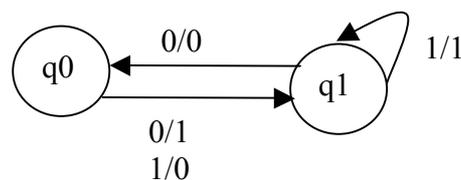


Poiché l'automa è costituito da due stati, basta un bit per la codifica; assegnando agli stati la codifica q0=0 e q1=1, si ottiene il seguente diagramma temporale in cui sono riportati, nell'ordine, il clock, la sequenza ricevuta su x2, la sequenza ricevuta su x1, la sequenza prodotta su z e la codifica degli stati attraversati a fronte delle sequenze ricevute:



### Esercizio 2

Osservando la tabella corrispondente all'automa si vede subito che l'automa può essere minimizzato essendo q1 e q2 equivalenti; l'automa minimo corrispondente è:

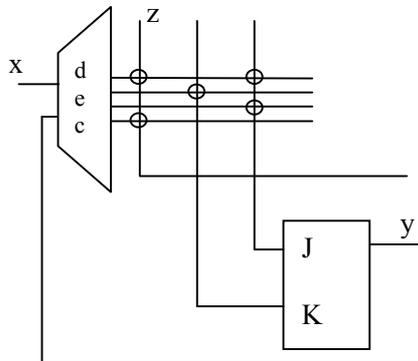


La tabella degli stati futuri è:

x	y	Y	z	J	K
0	0	1	1	1	x
0	1	0	0	x	1

1	0	1	0	1	x
1	1	1	1	x	0

Dalla tabella si ricava la realizzazione con ROM:

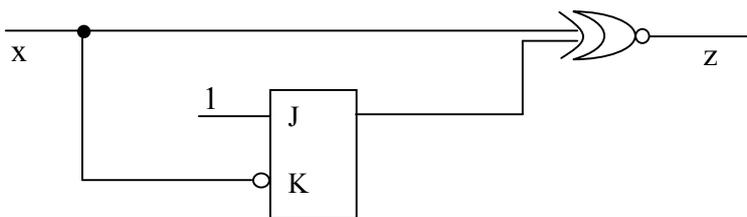


L'espressione di J si ricava dalla tabella:  $J = 1$

Minimizzando con Karnaugh si ottiene  $K = \underline{x}$

Infine, z non si minimizza e la sua espressione è:  $z = \underline{x} q + x q$

La realizzazione circuitale è quindi:



Senza minimizzazione dell'automa, servono due bit per codificare gli stati, quindi due FF. Dopo avere steso la tabella di verità si può realizzare la rete con ROM; minimizzando con Karnaugh si ottengono le espressioni seguenti e si ricava la realizzazione con porte logiche.

$$z = \underline{x} y_2 y_1 + x y_1 + x y_2$$

$$J_2 = x y_1$$

$$K_2 = 1$$

$$J_1 = \underline{x} y_2 + x y_2$$

$$K_1 = \underline{x}$$

### Esercizio 3

Per rappresentare i valori dati, A e B, nella rappresentazione in complemento a due sono necessari 7 bit; si ha così:  $A=0100111$  e  $B=0010011$ , da cui si ricava  $A+B=0111010$ .

Per la differenza calcoliamo  $-B$  complementando a 1 ogni bit e sommando alla sequenza ottenuta 1; si ha così:  $-B=1101101$ , da cui:  $A-B=A+(-B)=0010100$

N.B. Nella rappresentazione in complemento a 2 i numeri positivi hanno il bit più significativo uguale a zero (infatti per ottenere il valore decimale associato ad una sequenza binaria si assegna la potenza negativa al bit più a sinistra e positiva a tutti gli altri bit).

### Soluzione Esonero 1

## Esercizio 1

L'automa in forma tabellare è:

	0	1
Q1	Q2/0	Q8/0
Q2	Q4/0	Q3/1
Q3	Q8/0	Q6/1
Q4	Q7/0	Q1/0
Q5	Q7/0	Q3/1
Q6	Q7/0	Q5/1
Q7	Q2/0	Q7/0
Q8	Q4/0	Q8/0

La tabella triangolare è:

Q2	X							
Q3	X	(3,6)(4,8)						
Q4	(2,7)(1,8)	X	X					
Q5	X	(4,7)	(7,8)(3,6)	X				
Q6	X	(4,7)(3,5)	(7,8)(5,6)	X	(3,5)			
Q7	(7,8)	X	X	(1,7)(2,7)	X	X		
Q8	(2,4)	X	X	(1,8)(4,7)	X	X	(2,4)	
	Q1	Q2	Q3	Q4	Q5	Q6	Q7	

Dopo una seconda analisi della tabella triangolare si vede che non ci sono stati equivalenti.

Assegnando la seguente codifica agli stati:

Q1=000

Q2=001

Q3=010

Q4=011

Q5=100

Q6=101

Q7=110

Q8=111

si ottiene la tabella di verità:

x	y2	y1	y0	Y2	Y1	Y0	z	J2K2	J1K1	J0K0
0	0	0	0	0	0	1	0	0x	0x	1x
0	0	0	1	0	1	1	0	0x	1x	x0
0	0	1	0	1	1	1	0	1x	x0	1x

0	0	1	1	1	1	0	0	1x	x0	x1
0	1	0	0	1	1	0	0	x0	1x	0x
0	1	0	1	1	1	0	0	x0	1x	x1
0	1	1	0	0	0	1	0	x1	x1	1x
0	1	1	1	0	1	1	0	x1	x0	x0
1	0	0	0	1	1	1	0	1x	1x	1x
1	0	0	1	0	1	0	1	0x	1x	x1
1	0	1	0	1	0	1	1	1x	x1	1x
1	0	1	1	0	0	0	0	0x	x1	x1
1	1	0	0	0	1	0	1	x1	1x	0x
1	1	0	1	1	0	0	1	x0	0x	x1
1	1	1	0	1	1	0	0	x0	x0	0x
1	1	1	1	1	1	1	0	x0	x0	x0

Le espressioni booleane per le funzioni di eccitazione e per la funzione di uscita z sono (per la complementazione uso la sottolineatura):

$$z = x \underline{y1} y0 + x \underline{y2} \underline{y1} + x y2 y1 \underline{y0}$$

$$J2 = \underline{x} y1 + x \underline{y1} \underline{y0}$$

$$K2 = \underline{x} y1 + x \underline{y1} \underline{y0}$$

$$J1 = \underline{x} y2 + x \underline{y0} + \underline{y2} y0$$

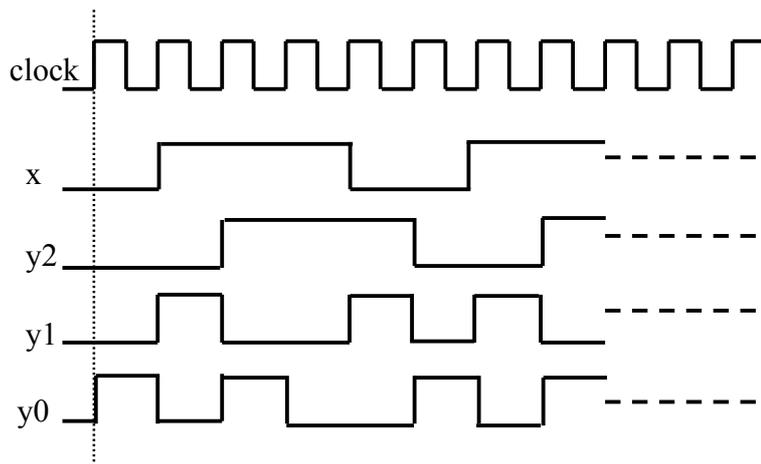
$$K1 = x \underline{y2} + \underline{x} y2 y0$$

$$J0 = \underline{x} \underline{y2} + x y2 + \underline{x} y1$$

$$K0 = y2 \underline{y1} + x \underline{y2} + \underline{x} \underline{y2} y1$$

Ottenute le espressioni per le funzioni di minimizzazione è facile disegnare il circuito.

Il diagramma temporale è:



## Esercizio 2

Prima di disegnare l'automa diamo un esempio, mostrando una sequenza di ingresso e la sequenza di uscita prodotta, tenendo conto che sono possibili sovrapposizioni:

**x: 0010100101010110.....**

**z: 0000010000101000.....**

L'automa è costituito da quattro stati:

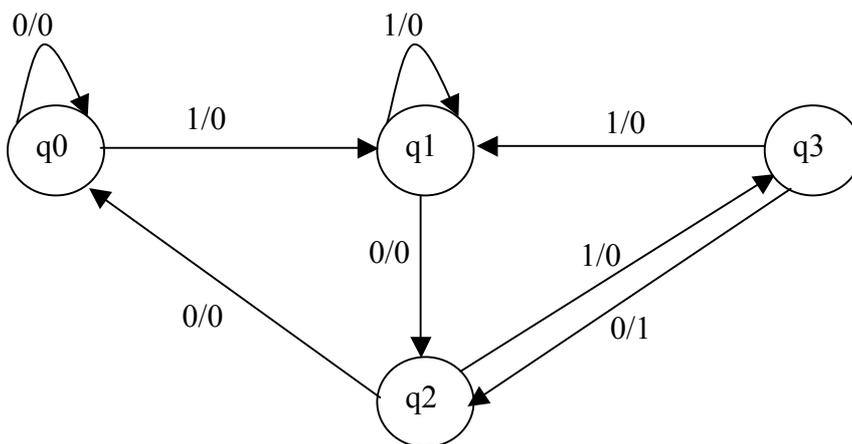
q0 – il riconoscimento di 1010 non è ancora cominciato

q1 – è stato riconosciuto il primo bit della stringa da riconoscere

q2 – è stato riconosciuto il secondo bit della stringa da riconoscere

q3 – è stato riconosciuto il terzo bit della stringa da riconoscere

Gli archi dell'automa qui sotto rappresentano le transizioni per i due possibili bit in input in ogni stato.



Assegnando la seguente codifica agli stati, tramite y1y0:

q0=00

q1=01

q2=10

q3=11

si ottiene la tabella di verità:

xy1y0	Y1Y0	z	D2D1
000	0 0	0	0 0
001	1 0	0	1 0
010	0 0	0	0 0
011	1 0	1	1 0
100	0 1	0	0 1
101	0 1	0	0 1
110	1 1	0	1 1
111	0 1	0	0 1

Le espressioni booleane per le funzioni di eccitazione e per la funzione di uscita z sono (per la complementazione uso la sottolineatura):

$$D1 = \underline{x} y0 + x y1 \underline{y0} \text{ (questa espressione si ottiene usando la mappa di Karnaugh)}$$

$$D0 = x$$

$$z = \underline{x} y1 y0$$

Le realizzazioni con porte logiche e con PLA sono le seguenti:

