

ESAME di PROGETTAZIONE di SISTEMI DIGITALI a.a. 2014/15
proff. Gorla e Massini - 9 Luglio 2015

Nome e Cognome _____
☐ Canale A-L (prof. Gorla) ☐ Canale M-Z (prof.ssa Massini) ☐ Teledidattica

Esercizio 1 (6 punti) Si considerino i registri R_0, R_1, R_2, R_3 e i registri S_1 ed S_2 .

Si progetti una rete di interconnessione che:

- trasferisce la somma tra R_0 e R_1 in S_1 , se $R_0 + R_1 > R_3$, o in S_2 , altrimenti; il trasferimento è abilitato se il contenuto di R_0 è negativo;
- trasferisce la somma tra R_0 e R_1 in R_i , dove l'indice i è dato dai due bit meno significativi di R_3 ; il trasferimento è abilitato se il contenuto di S_2 è pari.

Si specifichi lo schema di interconnessione con tutti i segnali di controllo.

Es. 1 (6 punti)	
Es. 2 (4 punti)	
Es. 3 (7 punti)	
Es. 4 (8 punti)	
Es. 5 (6 punti)	
Totale (31 punti)	

Esercizio 2 (4 punti)

Si convertano in base 2 nella rappresentazione a virgola mobile i valori A e B rappresentati in base 8: $A = 56,5_{(8)}$ e $B = 35,4_{(8)}$. Si usino 10 bit di mantissa e 4 bit di esponente. (2 punti)

Si esegua la somma e si rappresenti il risultato in virgola mobile. (2 punti)

Esercizio 3 (7 punti)

a) Verificare l'identità: $x\bar{y} \oplus (x + z) + \bar{x}z = \bar{x} + y$ (2 punti):

b) sia $f = \bar{x} + y$ si scrivano la complementare $\bar{f}$ e la duale g della f (1 punto):

c) si consideri la funzione $h = \bar{f} + g$ e la si scriva in forma normale POS usando le regole dell'algebra di booleana (2 punti):

d) si realizzi h con sole porte NOR (1 punto):

e) si realizzi h con un multiplexer 4-a-1 (1 punto):

Esercizio 4 (8 punti) Progettare la rete sequenziale che riceve in ingresso due sequenze di bit x_1 e x_0 e produce due uscite z_1 e z_0 che vengono poste ad 1 in accordo **agli ultimi quattro bit ricevuti in ingresso** nel modo seguente:

- se nessuno dei bit di ingresso è posto ad 1 oppure un solo bit di ingresso è posto ad 1, allora $z_1=z_0=0$;
- se due qualunque bit di ingresso sono posti ad 1, allora $z_1=0$ e $z_0=1$;
- se tre qualunque bit di ingresso sono posti ad 1, allora $z_1=1$ e $z_0=0$;
- se tutti e quattro gli ultimi bit ricevuti in ingresso sono posti ad 1, allora $z_1=1$ e $z_0=1$.

La rete produce due ulteriori uscite A (allarme) e W (warning) tali che A è posta a 1 se le due uscite z_1 e z_0 sono 1, W è posta a 1 se una delle due uscite z_1 e z_0 è posta a 1 (ma non lo sono entrambe).

Si assuma che il primo valore in uscita prodotto per tutti i bit sia 0.

Esempio	x_1 :	0001010110...
	x_0 :	0100110111...
	z_1 :	00000 10011...
	z_0 :	0000 101110...

Si realizzi la rete usando un flip-flop di tipo T per il bit più significativo e di tipo JK per il meno significativo. Si realizzino le uscite z_1 e z_0 con ROM e le uscite A e W con porte logiche.

Esercizio 5 (6 punti)

Un circuito combinatorio riceve in ingresso la codifica binaria di un numero naturale x con $2 \leq x \leq 12$ (rappresentato con 4 bit) e produce in uscita i 4 bit $y_3y_2y_1y_0$ che rappresentano la funzione $y = x-5$ nella rappresentazione in complemento a 2.

N.B. Se x o y non sono rappresentabili allora usare **don't care**.

Progettare il circuito usando una **PLA**.