

Nome e Cognome \_\_\_\_\_

**Esercizio 1 (3+3 punti)** a) Si converta  $47,0625_{10}$ , in base 2 con la rappresentazione in virgola mobile, usando 10 bit per la mantissa e 4 per l'esponente (in complemento a 2).

b) Si sottragga al numero ottenuto il numero  $\langle 1,1001101000,1110 \rangle$  ed eventualmente si normalizzi il risultato.

**Esercizio 2 (3 punti)** Si dimostri l'associatività dell'operatore XOR:

$$x \oplus (y \oplus z) = (x \oplus y) \oplus z$$

usando la definizione di tale operatore in termini di AND-OR-NOT e le leggi dell'algebra di Boole.

**Esercizio 3 (1+3+3 punti)** Si consideri la seguente funzione booleana:

$x$	$y$	$z$	$t1$	$t2$	$t3$	$t4$
0	0	0	0	0	0	0
0	0	1	0	1	1	0
0	1	0	1	0	0	1
0	1	1	1	1	1	0
1	0	0	1	0	0	1
1	0	1	1	1	0	0
1	1	0	1	1	0	1
1	1	1	0	0	0	1

a) Si realizzi la funzione tramite una ROM.

b) Si realizzino  $t1$  e  $t4$  tramite un PLA.

c) Si realizzino  $t2$  e  $t3$  tramite un MUX 4-a-1 e 2-a-1, rispettivamente.

**Esercizio 4 (11 punti)** Progettare la rete sequenziale che riceve in ingresso i simboli 0 e 1 e dà in output 1 ogni volta che gli ultimi 3 bit ricevuti (anche con sovrapposizioni) rappresentano un numero naturale multiplo di 3.

*Esempio*      input: 0 0 0 0 0 1 1 0 1  
                  output: 0 0 1 1 1 0 1 1 0

In particolare: disegnare l'automa ed eventualmente minimizzarlo (4 punti); stendere la tavola degli stati considerando flip flop di tipo SR per il bit più significativo, JK per il secondo bit e T per il bit meno significativo (3 punti); ricavare le espressioni minimali per le funzioni di eccitazione (3 punti); disegnare il circuito (1 punto).

**Esercizio 5 (4 punti).** Si considerino il registro sorgente S ed i registri destinazione  $D_1$ ,  $D_2$  e  $D_3$ . Si progetti la rete di interconnessione che trasferisce S in

- $D_1$ , se  $D_1 > D_2$ ;
- $D_2$ , se  $D_3$  è dispari;
- $D_3$ , se  $D_2$  è non-negativo.

Si specifichi lo schema di interconnessione con tutti i segnali di controllo, usando moduli combinatori noti (per es., ADD, MUX, DECOD, ...) con ingressi e uscite da  $n$  bit.