

ESAME di PROGETTAZIONE di SISTEMI DIGITALI  
13 giugno 2016 – Proff. Gorla & Massini

Nome e Cognome \_\_\_\_\_

In Presenza

Teledidattica

**Esercizio 1 (4 punti)** *a)* Si esprima il numero  $-87,74$  espresso in base 10 nella rappresentazione in virgola mobile **in base 2**, usando 12 bit di mantissa e 4 di esponente (*2 punti*)

*b)* Si interpreti la sequenza di bit ottenuta per la mantissa al punto *a)* come un numero naturale scritto in base 2 e lo si converta in base 16, senza passare attraverso la conversione in base 10 (*1 punto*);

*c)* si esegua la somma in base 16 tra il numero così ottenuto e il numero  $D7_{16}$  (*1 punto*).

**Esercizio 2 (7 punti)** *(a)* Si porti l'espressione  $x + \bar{x} \bar{y} z$  in forma normale SOP e in forma normale POS, specificando gli assiomi dell'algebra di Boole usati (*2 punti*)

*(b)* Si ricavi direttamente dalle forme normali ottenute al punto *(a)* la tabella della funzione booleana associata (*1 punto*)

*(c)* Si realizzi il circuito associato alla funzione booleana usando un multiplexer 4-a-1 con  $x$  e  $z$  come segnali di controllo (*2 punti*)

*(d)* Si dia un'espressione All-NOR equivalente all'espressione data nel punto *(a)* (*2 punti*)

**Esercizio 3 (11 punti)** Progettare la rete sequenziale che riceve in ingresso i simboli A, B e C e produce in output 00 se riconosce la stringa ABA, 01 se riconosce ACB, 10 se riconosce ABC e 11 in tutti gli altri casi. Si accettino eventuali sovrapposizioni

**Esempio**      input: A B A C B A B C  
                  z0:  1 1 0 1 0 1 1 1  
                  z1:  1 1 0 1 1 1 1 0

Nella sintesi, si utilizzi un flip flop di tipo JK per il bit più significativo e uno di tipo T per l'altro. Infine, si disegni il diagramma temporale (visualizzando anche gli stati attraversati) per la sequenza data nell'esempio.

**Esercizio 4 (5 punti).** Si considerino i registri sorgente  $R_0, R_1, R_2$  e  $R_3$  e il registro destinazione D, tutti di tipo PIPO da  $n$  bit. Si assuma di avere un CLOCK della frequenza di 1 Hz (cioè, un circuito che produce un'onda quadra ogni secondo) e si progetti la rete di interconnessione che trasferisce ciclicamente e ordinatamente in D il contenuto dei registri sorgente, partendo da  $R_0$  ed effettuando un trasferimento ogni 4 secondi. Si specifichi lo schema di interconnessione con tutti i segnali di controllo necessari, usando moduli noti (ad esempio: multiplexer, decodificatori, contatori, ...), se necessario con ingressi e/o uscite da  $n$  bit.

**Esercizio 5 (3 punti).** Si disegni un contatore bidirezionale modulo 8.