SOLUZIONI DELL'ESAME di PROGETTAZIONE di SISTEMI DIGITALI

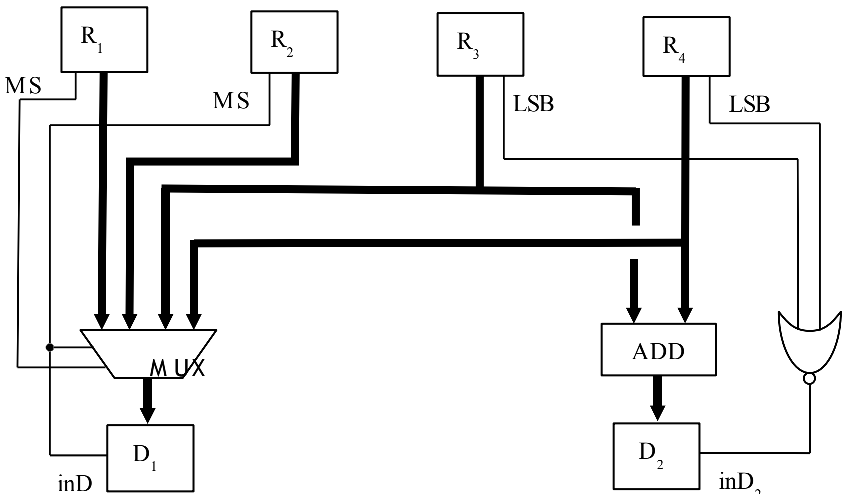
12 febbraio 2013 - Canale A-L - prof. Gorla **FILA A**

Esercizio 1 (6 punti). Si considerino i registri sorgente R_1, R_2, R_3 e R_4 e i registri destinazione D_1 e D_2. Si progetti la rete di interconnessione tale che:

•in D_1 viene trasferito il registro R_i, dove l'indice i è dato dai due bit più significativi dei registri R_1 e R_2; il trasferimento è abilitato se R_2 è negativo;

•in D_2 viene trasferita la somma tra R_3 e R_4; il trasferimento è abilitato solo se R_3 e R_4 sono entrambi pari.

Si specifichi lo schema di interconnessione con tutti i segnali di controllo, usando moduli combinatori noti (per es., ADD, MUX, DECOD, …) con ingressi e uscite da *n* bit.



Esercizio 2 (6 punti) *(a)* Si scriva la parola del codice di Hamming 4-a-3 per la stringa 0110 *(2 punti)*

Procedimento:

Numerando i bit della nuova parola da 1, i bit di controllo saranno le potenze di 2.
Dunque la parola sarà XX0X110, il primo controlla la parità dei bit 1, 3, 5, 7, il secondo quella dei bit 2, 3, 6, 7, il quarto quella dei bit 4, 5, 6, 7.

Risultato: **1100110**

(b) Si interpreti la sequenza di bit così ottenuta come un numero naturale scritto in base 2 e lo si converta in base 8, senza passare attraverso la conversione in base 10 *(1 punto)*

$$\underbrace{1}_{1}\,\underbrace{100}_{4}\,\underbrace{110}_{6}$$

Risultato: $\mathbf{146_{(8)}}$

(c) Sottrarre in base 8 al numero così ottenuto il numero 73_8 (3 punti)

$$\begin{array}{r} 146\,- \\ 73\,= \\ \hline 53 \end{array}$$

Risultato: $\mathbf{53_{(8)}}$

Esercizio 3 (8 punti) *(a)* Si porti l'espressione $y + x\,\overline{z}$ in forma canonica congiuntiva, specificando gli assiomi dell'algebra di Boole usati *(2 punti)*

$y+x\cdot\overline{z}=$
$=(y+x)\cdot(y+\overline{z})=$ (proprietà distributiva)
$=(y+x+z\cdot\overline{z})\cdot(y+\overline{z}+x\cdot\overline{x})=$ (proprietà dell'elemento neutro e dell'elemento complem
$=(y+x+z)\cdot(y+x+\overline{z})\cdot(y+\overline{z}+x)\cdot(y+\overline{z}+\overline{x})=$ (proprietà distributiva)
$=(x+y+z)\cdot(x+y+\overline{z})\cdot(x+y+\overline{z})\cdot(\overline{x}+y+\overline{z})=$ (proprietà commutativa e associativa)
$=(x+y+z)\cdot(x+y+\overline{z})\cdot(\overline{x}+y+\overline{z})$ (idempotenza)

(b) Si ricavi direttamente dalla FCC ottenuta al punto (a) la funzione booleana associata, spiegando a parole il procedimento usato *(2 punti)*

Dalla FCC si ricavano direttamente tutte e sole le righe della tabella di verità per cui l'output è 0.

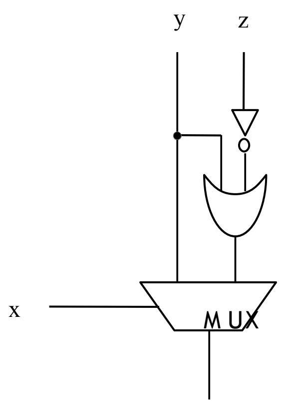
x	**y**	**z**	$y+x\cdot\overline{z}$
0	**0**	**0**	**0**
0	**0**	**1**	**0**
0	**1**	**0**	**1**
0	**1**	**1**	**1**
1	**0**	**0**	**1**
1	**0**	**1**	**0**
1	**1**	**0**	**1**
1	**1**	**1**	**1**

(c) Si realizzi il circuito associato usando un multiplexer 2-a-1 con x come segnale di controllo *(4 punti)*

Procedimento:
Basta riscrivere l'espressione booleana distinguendo i due possibili valori di x.

$$y+x\cdot\overline{z}=\begin{cases} y, \text{ se } x=0 \\ y+\overline{z}, \text{ se } x=1 \end{cases}$$

Ottenendo quindi il seguente circuito.



Esercizio 4 (10 punti) Progettare la rete sequenziale che riceve in ingresso i simboli A, R ed E e produce due uscite z0 e z1 tali che z0 è 1 se vengono riconosciute le parole RARA e RARE anche con sovrapposizioni, z1 è 1 se viene riconosciuta la sillaba RE.

Esempio input: RE AR RARARE
z0: 0 0 0 0 0 0 0 1 0 1
z1: 0 1 0 0 0 0 0 0 0 1

In particolare: disegnare e spiegare l'automa *(3 punti)*; minimizzare l'automa ottenuto *(2 punti)*; stendere la tavola degli stati considerando flip flop di tipo JK e T *(2 punti)*; ricavare le espressioni minimali per le funzioni di eccitazione *(2 punti)*; disegnare il circuito *(1 punto)*.

Assumo 8 stati:

- S: nessun carattere letto
- R, A, E: l'ultimo carattere letto è R/A/E
- RA, RE: gli ultimi due caratteri letti sono RA/RE
- RAR: gli ultimi tre caratteri letti sono RAR

La funzione di transizione è data dalla seguente tabella, dove il primo output è associato al riconoscimento di RARA/RARE, mentree il secondo al riconoscimento di RE:

	A	**E**	**R**
S	A/00	E/00	R/00
A	A/00	E/00	R/00
E	A/00	E/00	R/00
R	RA/00	RE/01	R/00
RA	A/00	E/00	RAR/00
RE	A/00	E/00	R/00
RAR	RA/10	RE/11	R/00

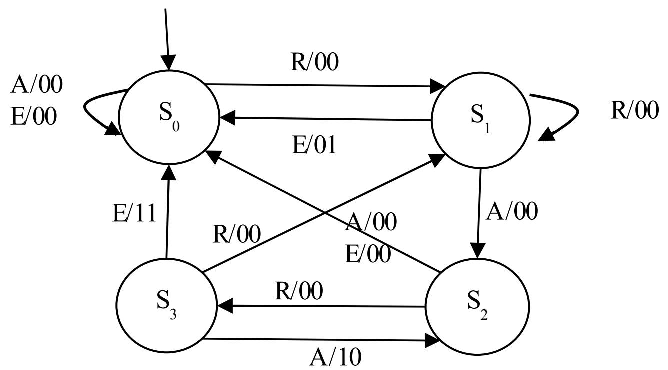
Procediamo alla minimizzazione dell'automa:

A						
R	X	X				
E			X			
RA	X	X	X	X		
RE			X		X	
RAR	X	X	X	X	X	X
	S	A	R	E	RA	RE

Gli stati equivalenti sono quindi:

- $S_0 = \{S,A,E,RE\}$
- $S_1 = \{R\}$
- $S_2 = \{RA\}$
- $S_3 = \{RAR\}$

da cui l'automa minimo:



Per quanto riguarda l'input, decidiamo una codifica binaria (arbitraria) dei tre simboli con due bit (X_1, X_0):

•A → 00

•R → 01

•E → 10

Dobbiamo rappresentare 4 stati e ci serviranno quindi 2 flip/flop, che chiameremo 0 e 1 e saranno come richiesto uno JK e uno T. Rappresentiamo ogni stato dell'automa con una coppia di valori Q_1,Q_0: S_0 con (0,0), S_1 con (0,1), S_2 con (1,0) e S_3 con (1,1).

Scriviamo quindi la tabella di verità degli stati futuri/output/funzioni di eccitazione

Q_1	Q_0	X_1	X_0	Z_0	Z_1	Q'_1	Q'_0	T_1	J_0	K_0
0	0	0	0	0	0	0	0	0	0	X
0	0	0	1	0	0	0	1	0	1	X
0	0	1	0	0	0	0	0	0	0	X
0	0	1	1	X	X	X	X	X	X	X
0	1	0	0	0	0	1	0	1	X	1
0	1	0	1	0	0	0	1	0	X	0
0	1	1	0	0	1	0	0	0	X	1
0	1	1	1	X	X	X	X	X	X	X
1	0	0	0	0	0	0	0	1	0	X
1	0	0	1	0	0	1	1	0	1	X
1	0	1	0	0	0	0	0	1	0	X
1	0	1	1	X	X	X	X	X	X	X
1	1	0	0	1	0	1	0	0	X	1
1	1	0	1	0	0	0	1	1	X	0
1	1	1	0	1	1	0	0	1	X	1
1	1	1	1	X	X	X	X	X	X	X

Possiamo ora calcolare le espressioni SOP minimali di Z_1, Z_0, T_1, J_0, K_0, utilizzando le mappe di Karnaught.

Z_0

$X_1 X_0$ \ $Q_1 Q_0$	00	01	11	10
00	0	0	1	0
01	0	0	0	0
11	X	X	X	X
10	0	0	1	0

$Z_0 = Q_0 Q_1 \overline{X_0}$

Z_1

$X_1 X_0$ \ $Q_1 Q_0$	00	01	11	10
00	0	0	0	0
01	0	0	0	0
11	X	X	X	X
10	0	1	1	0

$Z_1 = Q_0 X_1$

T_1

$X_1 X_0$ \ $Q_1 Q_0$	00	01	11	10
00	0	1	0	1
01	0	0	1	0
11	X	X	X	X
10	0	0	1	1

$T_1 = Q_0 \overline{Q_1}\,\overline{X_0}\,\overline{X_1} + \overline{Q_0} Q_1 \overline{X_0} + Q_0 Q_1 X_0 + Q_1 X_1$

J_0

$X_1 X_0$ \ $Q_1 Q_0$	00	01	11	10
00	0	X	X	0
01	1	X	X	1
11	X	X	X	X
10	0	X	X	0

$J_0 = X_0$

K_0

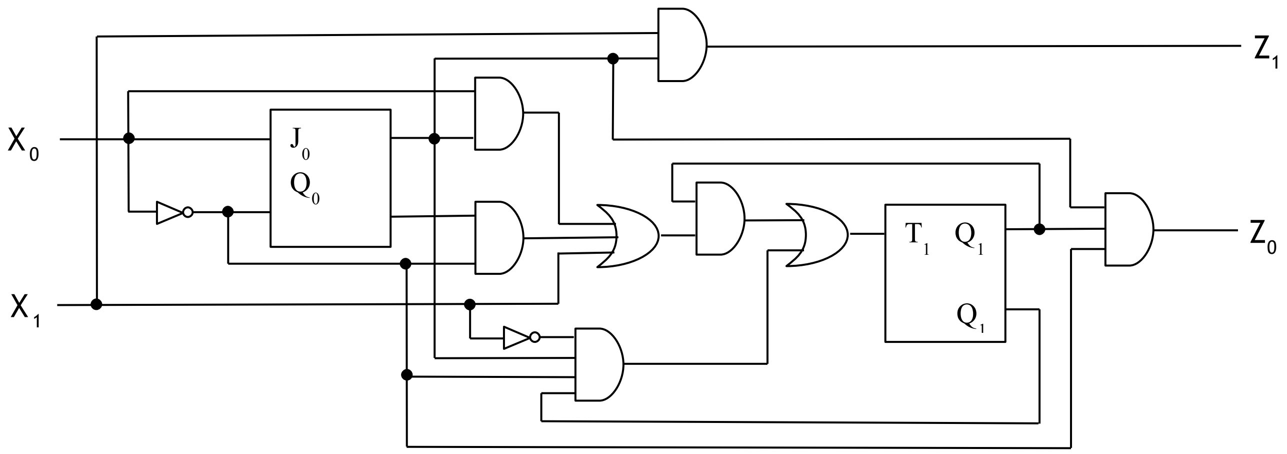
$X_1 X_0$ \ $Q_1 Q_0$	00	01	11	10
00	X	1	1	X
01	X	0	0	X
11	X	X	X	X
10	X	1	1	X

$K_0 = \overline{X_0}$

L'espressione di T_1 può essere semplificata:

$$T_1 = Q_0 \cdot \overline{Q_1} \cdot \overline{X_0} \cdot \overline{X_1} + \overline{Q_0} \cdot Q_1 \cdot \overline{X_0} + Q_0 \cdot Q_1 \cdot X_0 + Q_1 \cdot X_1 = Q_0 \cdot \overline{Q_1} \cdot \overline{X_0} \cdot \overline{X_1} + Q_1 \cdot (\overline{Q_0} \cdot \overline{X_0} + Q_0 \cdot X_0 + X_1)$$

Disegniamo quindi il circuito:



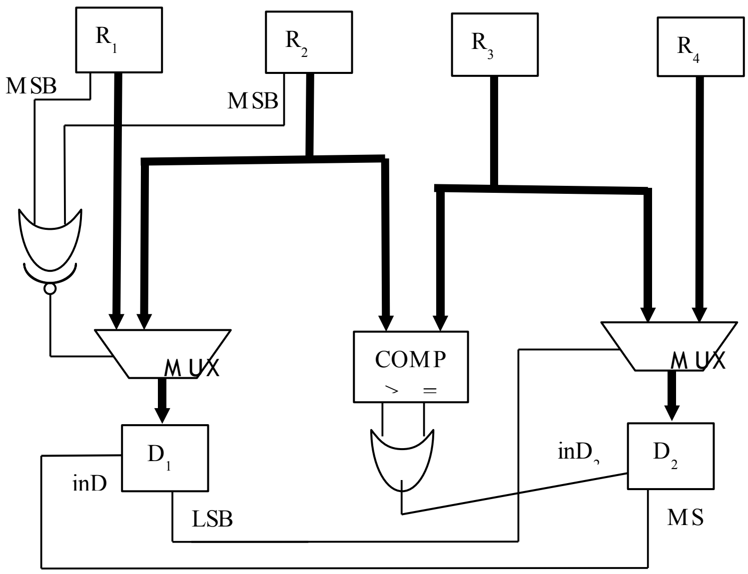
SOLUZIONI DELL'ESAME di PROGETTAZIONE di SISTEMI DIGITALI

12 febbraio 2013 - Canale A-L - prof. Gorla **FILA B**

Esercizio 1 (6 punti) Si considerino i registri sorgente R_1, R_2, R_3 e R_4 e i registri destinazione D_1 e D_2.
Si progetti la rete di interconnessione tale che:

- in D_1 viene trasferito R_1, se R_1 e R_2 sono uno positivo e uno negativo, viene trasferito R_2 altrimenti; il trasferimento è abilitato se D_2 è negativo;
- in D_2 viene trasferito R_3 se D_1 è pari, viene trasferito R_4 altrimenti; il trasferimento è abilitato se $R_2 \geq R_3$.

Si specifichi lo schema di interconnessione con tutti i segnali di controllo, usando moduli combinatori noti (per es., ADD, MUX, DECOD, …) con ingressi e uscite da *n* bit.



Esercizio 2 (6 punti) *(a)* Si scriva la parola del codice di Hamming 4-a-3 per la stringa 1111 *(2 punti)*

Procedimento:

Numerando i bit della nuova parola da 1, i bit di controllo saranno le potenze di 2.
Dunque la parola sarà XX1X111, il primo controlla la parità dei bit 1, 3, 5, 7, il secondo quella dei bit 2, 3, 6, 7, il quarto quella dei bit 4, 5, 6, 7.

Risultato: **1111111**

(b) Si interpreti la sequenza di bit così ottenuta come un numero naturale scritto in base 2 e lo si converta in base 16, senza passare attraverso la conversione in base 10 *(1 punto)*

1 1 1 1 1 1 1

7 15=F

Risultato: **7F$_{(16)}$**

(c) Sottrarre in base 16 il numero così ottenuto al numero $A1_{16}$ (3 punti)

A1-
7F=
22

Risultato: **22$_{(16)}$**

Esercizio 3 (8 punti) *(a)* Si porti l'espressione $x + \overline{x}\,\overline{y}\,z$ in forma canonica congiuntiva, specificando gli assiomi dell'algebra di Boole usati *(2 punti)*

$x+\overline{x}\cdot\overline{y}\cdot z=$
$=(x+\overline{x})\cdot(x+\overline{y})\cdot(x+z)=$ (proprietà distributiva)
$=(x+\overline{y})\cdot(x+z)=$ (proprietà dell'elemento neutro e dell'elemento complementare)
$=(x+\overline{y}+z\cdot\overline{z})\cdot(x+y\cdot\overline{y}+z)=$ (proprietà dell'elemento neutro e dell'elemento complem
$=(x+\overline{y}+z)\cdot(x+\overline{y}+\overline{z})\cdot(x+y+z)\cdot(x+\overline{y}+z)=$ (proprietà distributiva)
$=(x+y+z)\cdot(x+\overline{y}+z)\cdot(x+\overline{y}+z)\cdot(x+\overline{y}+\overline{z})=$ (proprietà commutativa e associativa)
$=(x+y+z)\cdot(x+\overline{y}+z)\cdot(x+\overline{y}+\overline{z})$ (idempotenza)

(b) Si ricavi direttamente dalla FCC ottenuta al punto (a) la funzione booleana associata, spiegando a parole il procedimento usato *(2 punti)*

Dalla FCC si ricavano direttamente tutte e sole le righe della tabella di verità per cui l'output è 0.

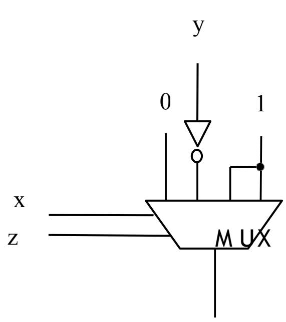
x	**y**	**z**	$x+\overline{x}\cdot\overline{y}\cdot z$
0	**0**	**0**	**0**
0	**0**	**1**	**1**
0	**1**	**0**	**0**
0	**1**	**1**	**0**
1	**0**	**0**	**1**
1	**0**	**1**	**1**
1	**1**	**0**	**1**
1	**1**	**1**	**1**

(c) Si realizzi il circuito associato usando un multiplexer 4-a-1 con x e z come segnali di controllo *(4 punti)*

Basta riscrivere l'espressione booleana distinguendo i due possibili valori di x e z.

$$x+\overline{x}\cdot\overline{y}\cdot z=\begin{cases} 0, \text{ se } x=0 \text{ e } z=0 \\ \overline{y}, \text{ se } x=0 \text{ e } z=1 \\ 1, \text{ se } x=1 \text{ e } z=0 \\ 1, \text{ se } x=1 \text{ e } z=1 \end{cases}$$

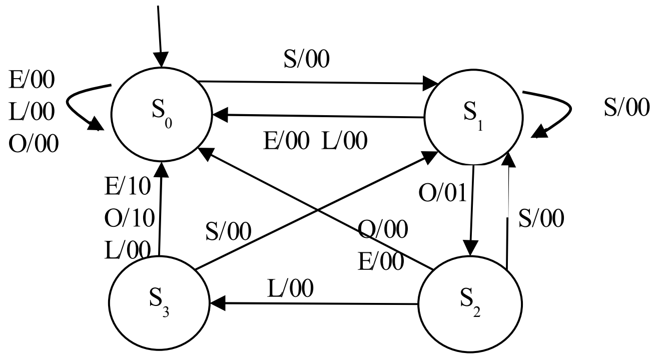
Ottenendo quindi il seguente circuito.



Esercizio 4 (10 punti) Progettare la rete sequenziale che riceve in ingresso i simboli E, L, O e S e produce due uscite z0 e z1 tali che **z0 è 1** se vengono riconosciute le parole SOLO e SOLE, **z1 è 1** se viene riconosciuta la sillaba SO.

Esempio input: OS SO LE SO LO SO
z0: 0 0 0 0 0 1 0 0 0 1 0 0
z1: 0 0 0 1 0 0 0 1 0 0 0 1

In particolare: disegnare e spiegare l'automa *(3 punti)*; minimizzare l'automa ottenuto *(2 punti)*; stendere la tavola degli stati considerando flip flop di tipo JK e T *(2 punti)*; ricavare le espressioni minimali per le funzioni di eccitazione *(2 punti)*; disegnare il circuito *(1 punto)*.



Descrizione degli stati:

- S_0, nessun simbolo è stato ricevuto oppure le ultime lettere sono diverse da S, SO, SOL;
- S_1, l'ultima lettera è una S;
- S_2, le ultime due lettere sono SO;
- S_3, le ultime tre lettere sono SOL.

Procediamo alla minimizzazione dell'automa:

Confrontiamo gli stati a coppie, ponendo immediatamente distinguibili (X) quelli che lo sono perché producono output diversi con lo stesso input. Per quelli che non sono distinguibili immediatamente dall'output scriviamo per ogni possibile input la coppia di stati futuri (omettendo coppie composte da un unico stato o corrispondenti ai due stati che si stanno confrontando).

S_1	X		
S_2	(0,3)	X	
S_3	X	X	X
	S_0	S_1	S_2

Vi è una coppia di stati (S_0 ed S_2) che non si sa ancora se sono distinguibili, procediamo a sostituire ordinatamente ogni coppia di stati presente nelle caselle, in questo caso solo (0,3), con l'insieme di coppie da cui dipende per la distinguibilità o con X (come in questo caso) se già sicuramente distinguibili.

S_1	X		
S_2	X	X	
S_3	X	X	X
	S_0	S_1	S_2

Gli stati sono tutti indistinguibili, quindi l'automa era già minimo.

Per quanto riguarda l'input, decidiamo una codifica binaria (arbitraria) dei tre simboli con due bit (X_1, X_0):

•E → 00

•L → 01

•O → 10

•S → 11

Dobbiamo rappresentare 4 stati e ci serviranno quindi 2 flip/flop, che chiameremo 0 e 1 e saranno come richiesto uno JK e uno T. Rappresentiamo ogni stato dell'automa con una coppia di valori Q_1,Q_0: S_0 con (0,0), S_1 con (0,1), S_2 con (1,0) e S_3 con (1,1).

Scriviamo quindi la tabella di verità degli stati futuri/output/funzioni di eccitazione

Q_1	Q_0	X_1	X_0	Z_0	Z_1	Q'_1	Q'_0	J_1	K_1	T_0
0	0	0	0	0	0	0	0	0	X	0
0	0	0	1	0	0	0	0	0	X	0
0	0	1	0	0	0	0	0	0	X	0
0	0	1	1	0	0	0	1	0	X	1
0	1	0	0	0	0	0	0	0	X	1
0	1	0	1	0	0	0	0	0	X	1
0	1	1	0	0	1	1	0	1	X	1
0	1	1	1	0	0	0	1	0	X	0
1	0	0	0	0	0	0	0	X	1	0
1	0	0	1	0	0	1	1	X	0	1
1	0	1	0	0	0	0	0	X	1	0
1	0	1	1	0	0	0	1	X	1	1
1	1	0	0	1	0	0	0	X	1	1
1	1	0	1	0	0	0	0	X	1	1
1	1	1	0	1	0	0	0	X	1	1
1	1	1	1	0	0	0	1	X	1	0

Possiamo ora calcolare le espressioni SOP minimali di Z_1, Z_0, T_1, J_0, K_0, utilizzando le mappe di Karnaught.

Z_0

$X_1 X_0$ \ $Q_1 Q_0$	00	01	11	10
00	0	0	1	0
01	0	0	0	0
11	0	0	0	0
10	0	0	1	0

$Z_0=Q_0Q_1\overline{X}_0$

Z_1

$X_1 X_0$ \ $Q_1 Q_0$	00	01	11	10
00	0	0	0	0
01	0	0	0	0
11	0	0	0	0
10	0	1	0	0

$Z_1=Q_0\overline{Q}_1\overline{X}_0X_1$

T_0

$X_1 X_0$ \ $Q_1 Q_0$	00	01	11	10
00	0	1	1	0
01	0	1	1	1
11	1	0	0	1
10	0	1	1	0

$T_0=Q_0\overline{X}_1+Q_0\overline{X}_0+\overline{Q}_0Q_1X_0+\overline{Q}_0X_0X_1$

J_1

$X_1 X_0$ \ $Q_1 Q_0$	00	01	11	10
00	0	0	X	X
01	0	0	X	X
11	0	0	X	X
10	0	1	X	X

$J_1=Q_0\overline{X}_0X_1$

K_1

$X_1 X_0$ \ $Q_1 Q_0$	00	01	11	10
00	X	X	1	1
01	X	X	1	0
11	X	X	1	1
10	X	X	1	1

$K_1=\overline{X}_0+Q_0+X_1$

Semplifichiamo e scomponiamo le funzioni booleane per semplificare il circuito:

$$Z_0 = (Q_0 \cdot \overline{X_0}) \cdot Q_1$$
$$Z_1 = [(Q_0 \cdot \overline{X_0}) \cdot X_1] \cdot \overline{Q_1}$$
$$J_1 = (Q_0 \cdot \overline{X_0}) \cdot X_1$$
$$K_1 = Q_0 + Q_1 + \overline{X_0}$$
$$T_0 = (Q_0 \cdot \overline{X_0}) + Q_0 \cdot \overline{X_1} + \overline{Q_0} \cdot X_0 \cdot (Q_1 + X_1)$$

Procediamo quindi a disegnare il circuito: