Esame di Progettazione di Sistemi Digitali 29-1-09 – AD – Sterbini Compito <u>A</u>

Prima parte

(da svolgere se non avete esonero o se volete migliorarne il voto)

Esercizio 1

Siano A=19 e B=-27, si rappresentino A e B in nella codifica in complemento a 2, se ne calcoli la somma e la differenza nella stessa rappresentazione, e si indichi quanti bit sono necessari a rappresentare sia A che B che la somma e la differenza.

Seconda parte

(obbligatoria)

Esercizio 3

Si progetti il la macchina sequenziale che genera ciclicamente la sequenza dei numeri di gray di 3 bit. Nella realizzazione si usi almeno un FF JK ed un SR e (per la parte combinatoria) porte logiche o MUX 4-a-1. Si disegni il circuito risultante.

Esercizio 4

Si progetti il circuito di trasferimento tra registri che ha 4 registri sorgente RS0..RS3 e due registri destinazione RD0 e RD1, e che trasferisce contemporaneamente, in RD0 il valore minimo tra RS0 ed RS1 ed in RD1 il valore di RD3 solo se RD2 è divisibile per 4.

Esame di Progettazione di Sistemi Digitali 29-1-09 – AD – Sterbini Compito <u>B</u>

Prima parte

(da svolgere se non avete esonero o se volete migliorarne il voto)

Esercizio 1

Siano A=19,34 e B=-27,21, si rappresentino A e B in nella codifica in virgola mobile, se ne calcoli la somma e la differenza nella stessa rappresentazione, e si indichi quanti bit sono necessari a rappresentare le mantisse sia di A che di B che della somma e della differenza.

Seconda parte

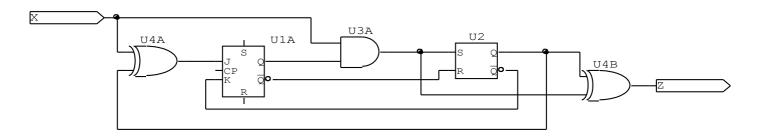
(obbligatoria)

Esercizio 3

Si analizzi il circuito seguente, se ne costruisca l'automa di Mealy e si verifichi se l'automa è minimo.

Quindi si disegni il diagramma temporale della macchina partendo dallo stato y1=0 y2=0 per la sequenza

X: 1010011001101011



Esercizio 4

Si progetti il circuito di trasferimento tra registri che ha 2 registri sorgente RS0..RS1 e quattro registri destinazione RD0..RD3, e che trasferisce il valore di RS0 nel registro indicato dai due bit meno significativi di RS1 solo se il registro RS0>RS1.

Esame di Progettazione di Sistemi Digitali 29-1-09 – AD – Sterbini Compito <u>C</u>

Prima parte

(da svolgere se non avete esonero o se volete migliorarne il voto)

Esercizio 1

Siano A=29 e B=-47, si rappresentino A e B in nella codifica in complemento a 2, se ne calcoli la somma e la differenza nella stessa rappresentazione, e si indichi quanti bit sono necessari a rappresentare sia A che B che la somma e la differenza.

Seconda parte

(obbligatoria)

Esercizio 3

Si progetti il la macchina sequenziale che riceve in ingresso due segnali X0 e X1 e che riconosce (ponendo a 1 l'uscita Z) quando in input sono apparsi tre nuove coppie di 1 anche non consecutive.

Nella realizzazione si usi almeno un FF JK ed un SR e (per la parte combinatoria) sia ROM che MUX 4-a-1.

Si disegni il diagramma temporale corrispondente alla sequenza d'esempio (partendo dallo stato in cui ancora non è stata vista alcuna coppia di 1)

Esempio: se la sequenza fosse (le coppie di 1 sono sottolineate):

X0: 0 1 0 1 1 0 1 0 0 1 0 1 1 X1: 1 1 0 0 1 1 0 1 0 1 1 1 0 Z: 0 0 0 0 0 0 0 0 1 0 0 0

Esercizio 4

Si progetti il circuito di trasferimento tra registri che ha 4 registri R1..R4 e che trasferisce contemporaneamente:

-	R1 in R3	solo se R0 è pari
_	R2 in R4	solo se R1 è zero
_	R3 in R2	solo se R2>R3
_	R4 in R1	solo se R1+R4>R2

Esame di Progettazione di Sistemi Digitali 29-1-09 – AD – Sterbini Compito <u>D</u>

Prima parte

(da svolgere se non avete esonero o se volete migliorarne il voto)

Esercizio 1

Siano A=69,54 e B=-298,91, si rappresentino A e B in nella codifica in virgola mobile, se ne calcoli la somma e la differenza nella stessa rappresentazione, e si indichi quanti bit sono necessari a rappresentare le mantisse sia di A che di B che della somma e della differenza.

Seconda parte

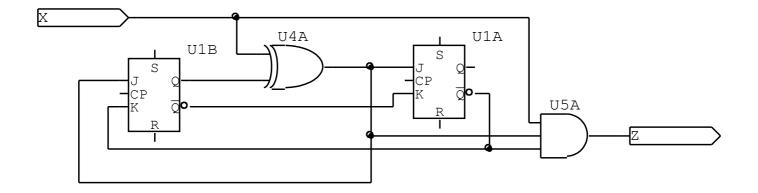
(obbligatoria)

Esercizio 3

Si analizzi il circuito seguente, se ne costruisca l'automa di Mealy e si verifichi se l'automa è minimo.

Quindi si disegni il diagramma temporale della macchina partendo dallo stato y1=0 y2=0 per la sequenza

X: 0110101110100110



Esercizio 4

Si progetti il circuito di trasferimento tra registri che ha 4 registri sorgente RS0..RS3 e quattro registri destinazione RD0..RD3, e che trasferisce il valore del registro indicato dai due bit più significativi di RS3 nel registro indicato dai due bit meno significativi di RS1 solo se RS3+RS0>RS1.